

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In Re U.S. Patent Application)

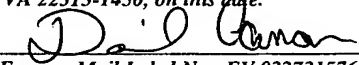
Applicant: Takeuchi et al.)

Serial No.)

Filed: February 12, 2004)

For: INTERFACE APPARATUS)
AND PACKET TRANSFER)
METHOD)

Art Unit:)

*I hereby certify that this paper is being deposited with the United States Postal Service as EXPRESS MAIL in an envelope addressed to: Mail Stop PATENT APPLICATION, Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450, on this date.*February 12, 2004
Date
Express Mail Label No.: EV 032731576 USCLAIM FOR PRIORITY

Mail Stop PATENT APPLICATION

Commissioner for Patents

P.O. Box 1450

Alexandria, VA 22313-1450

Dear Sir:

Applicants claim foreign priority benefits under 35 U.S.C. § 119 on the basis of the foreign application identified below:

Japanese Patent Application No. 2003-334986, filed September 26, 2003.

A certified copy of the priority document is enclosed.

Respectfully submitted,

Customer No. 24978

GREER, BURNS & CRAIN, LTD.

February 12, 2004
300 South Wacker Drive
Suite 2500
Chicago, Illinois 60606
Phone: (312) 360-0080
Fax: (312) 360-9315

By



Patrick G. Burns
Registration No. 29,367

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 9月26日
Date of Application:

出願番号 特願2003-334986
Application Number:

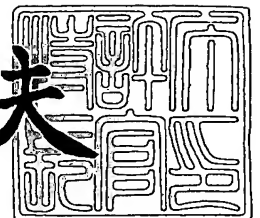
[ST. 10/C]: [JP 2003-334986]

出願人 富士通株式会社
Applicant(s):

2003年12月16日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2003-3104416

【書類名】 特許願
【整理番号】 0351753
【提出日】 平成15年 9月26日
【あて先】 特許庁長官殿
【国際特許分類】 G06F 13/12
【発明者】
 【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社
 内
 【氏名】 竹内 克彦
【発明者】
 【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社
 内
 【氏名】 宇都宮 晋一
【発明者】
 【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社
 内
 【氏名】 茗茄 信行
【発明者】
 【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社
 内
 【氏名】 松林 澄恵
【発明者】
 【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社
 内
 【氏名】 菅原 博英
【特許出願人】
 【識別番号】 000005223
 【氏名又は名称】 富士通株式会社
【代理人】
 【識別番号】 100079359
 【弁理士】
 【氏名又は名称】 竹内 進
【手数料の表示】
 【予納台帳番号】 009287
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 9704823

【書類名】 特許請求の範囲**【請求項 1】**

物理層、リンク層、トランスポート層及びアプリケーション層を備え、ホストとの間でシリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用のインターフェース装置に於いて、

前記トランスポート層に設けられ、前記物理層及びリンク層を介してホストから受信されたコマンドパケット又はデータパケットを先入れ先出しにより格納する受信用 F I F O と、

データ転送中に前記受信用 F I F O に格納されたコマンドを検出してコマンド検出信号を出力するコマンド検出回路と、

前記アプリケーション層に設けられ、前記受信用 F I F O のコマンド内容をロードする受信用タスクファイルレジスタと、

前記トランスポート層に設けられ、パケット送信用のコマンド又はデータをロードする送信用タスクファイルレジスタと、

前記トランスポート層に設けられ、前記送信用タスクファイルレジスタの内容を先入れ先出しで格納し、前記リンク層及び物理層を介してコマンドパケット又はデータパケットを前記ホストに送信させる送信用 F I F O と、

データ転送中に、ホストから別のコマンドパケットを受信するための空き時間を生成する空き時間生成部と、

前記空き時間にホストからコマンドパケットを受信した場合、データ転送を一時停止して受信コマンドを解読して処理を実行した後に、データ転送を再開する転送中コマンド処理部と、

を備えたことを特徴とするインターフェース装置。

【請求項 2】

請求項 1 記載のインターフェース装置に於いて、前記転送中コマンド処理部は、プログラムの実行で実現されるファームウェアで構成され、

前記空き時間に受信して前記受信用 F I F O に格納されたコマンドパケットにつき前記コマンド検出回路からコマンド検出信号が出力された場合、実行中のデータ転送を一時停止させて停止時のパラメータをメモリに退避させる一時停止処理部と、

前記受信用 F I F O から受信用タスクファイルレジスタにロードされたコマンド内容を解読するコマンド解読部と、

前記コマンド解読部がデータ転送の打ち切りを判別した場合、現在実行中のコマンド及び退避したパラメータを廃棄してデータ転送を終了させるデータ転送打ち切り部と、

前記コマンド解読部がデータ転送の継続を判別した場合は、前記受信用タスクファイルレジスタのコマンド内容をコマンドキューに投入すると共に、前記送信用 F I F O にコマンド受信応答情報を格納して前記トランスポート層、リンク層及び物理層を介して前記ホストにコマンド受信応答パケットを送信した後、前記データ転送の一時停止を解除すると共に退避したパラメータをセットしてデータ転送を再開させる転送再開部と、
を備えたことを特徴とするインターフェース装置。

【請求項 3】

請求項 1 記載のインターフェース装置に於いて、前記空き時間生成部は、前記ホストとの間で送信又は受信するデータパケットの転送完了を検出して一定の空き時間を設定することを特徴とするインターフェース装置。

【請求項 4】

請求項 2 記載のインターフェース装置に於いて、前記転送再開部は、前記送信用 F I F O にデータ転送の一時停止の際に格納されていたデータを受信コマンドの応答データに書替えてコマンド受信応答パケットを転送させた後に、退避したパラメータをセットしてデ

ータ転送を再開させることを特徴とするインターフェース装置。

【請求項 5】

ホストとの間でシリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用のインターフェース装置に於いて、

前記ホストから受信されたコマンドパケット又はデータパケットを先入れ先出しにより格納する受信用 F I F O と、

データ転送中に前記受信用 F I F O に格納されたコマンドを検出してコマンド検出信号を出力するコマンド検出回路と、

前記受信用 F I F O のコマンド内容をロードする受信用タスクファイルレジスタと、

パケット送信用のコマンド又はデータをロードする送信用タスクファイルレジスタと、

前記送信用タスクファイルレジスタの内容を先入れ先出しで格納し、コマンドパケット又はデータパケットを前記ホストに送信させる送信用 F I F O と、

データ転送中に、ホストから別のコマンドパケットを受信するための空き時間を生成する空き時間生成部と、

前記空き時間にホストからコマンドパケットを受信した場合、データ転送を一時停止して受信コマンドを解読して処理を実行した後に、データ転送を再開する転送中コマンド処理部と、

を備えたことを特徴とするインターフェース装置。

【請求項 6】

物理層、リンク層、トランスポート層及びアプリケーション層を備え、

前記トランスポート層に設けられ、前記物理層及びリンク層を介してホストから受信されたコマンドパケット又はデータパケットを先入れ先出しにより格納する受信用 F I F O と、

データ転送中に前記受信用 F I F O に格納されたコマンドを検出してコマンド検出信号を出力するコマンド検出回路と、

前記アプリケーション層に設けられ、前記受信用 F I F O のコマンド内容をロードする受信用タスクファイルレジスタと、

前記アプリケーション層に設けられ、パケット送信用のコマンド又はデータをロードする送信用タスクファイルレジスタと、

前記トランスポート層に設けられ、前記送信用タスクファイルレジスタの内容を先入れ先出しで格納し、前記リンク層及び物理層を介してコマンドパケット又はデータパケットを前記ホストに送信させる送信用 F I F O と、

を備え、ホストとの間でシリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用インターフェースのパケット伝送方法に於いて、

データ転送中に、ホストから別のコマンドパケットを受信するための空き時間を生成する空き時間生成ステップと、

前記空き時間にホストからコマンドパケットを受信した場合、データ転送を一時停止して受信コマンドを解読して処理を実行した後に、データ転送を再開する転送中コマンド処理ステップと、

を備えたことを特徴とするパケット転送方法。

【請求項 7】

請求項 6 記載のパケット転送方法に於いて、前記転送中コマンド処理ステップは、

前記空き時間に受信して前記受信用 F I F O に格納されたコマンドパケットにつき前記コマンド検出回路からコマンド検出信号が出力された場合、実行中のデータ転送を一時停止させて停止時のパラメータをメモリに退避させる一時停止処理ステップと、

前記受信用 F I F O から受信用タスクファイルレジスタにロードされたコマンド内容を解読するコマンド解読ステップと、

前記コマンド解読ステップでデータ転送の打ち切りを判別した場合、現在実行中のコマンド及び退避したパラメータを廃棄してデータ転送を終了させるデータ転送打切ステップと、

前記コマンド解読ステップでデータ転送の継続を判別した場合は、前記受信用タスクファイルレジスタのコマンド内容をコマンドキューに投入すると共に、前記送信用 F I F O にコマンド受信応答情報を格納して前記リンク層及び物理層を介して前記ホストにコマンド受信応答パケットを送信した後、前記データ転送の一時停止を解除すると共に退避したパラメータをセットしてデータ転送を再開させる転送再開ステップと、
を備えたことを特徴とするパケット転送方法。

【請求項 8】

請求項 6 記載のパケット転送方法に於いて、前記空き時間生成ステップは、前記ホストとの間で送信又は受信するデータパケットの転送終了を検出して一定の空き時間を設定することを特徴とするパケット転送方法。

【請求項 9】

請求項 7 記載のパケット転送に於いて、前記転送再開ステップは、前記送信用 F I F O にデータ転送の一時停止の際に格納されていたデータを受信コマンドの応答データに書替えてコマンド受信応答パケットを転送させた後に、退避したパラメータをセットしてデータ転送を再開させることを特徴とするパケット転送方法。

【請求項 10】

ホストから受信されたコマンドパケット又はデータパケットを先入れ先出しにより格納する受信用 F I F O と、

データ転送中に前記受信用 F I F O に格納されたコマンドを検出してコマンド検出信号を出力するコマンド検出回路と、

前記受信用 F I F O のコマンド内容をロードする受信用タスクファイルレジスタと、
パケット送信用のコマンド又はデータをロードする送信用タスクファイルレジスタと、
前記送信用タスクファイルレジスタの内容を先入れ先出しで格納し、コマンドパケット又はデータパケットを前記ホストに送信させる送信用 F I F O と、
を備え、ホストとの間でシリアル伝送によりコマンドのパケット転送方法に於いて、

データ転送中に、ホストから別のコマンドパケットを受信するための空き時間を生成する空き時間生成ステップと、

前記空き時間にホストからコマンドパケットを受信した場合、データ転送を一時停止して受信コマンドを解読して処理を実行した後に、データ転送を再開する転送中コマンド処理ステップと、
を備えたことを特徴とするパケット転送方法。

【請求項 11】

物理層、リンク層、トランスポート層及びアプリケーション層を備え、ホストとの間でシリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用のインターフェース装置に於いて、

前記トランスポート層に設けられ、前記物理層及びリンク層を介してホストから受信されたコマンドパケット又はデータパケットを先入れ先出しにより格納する受信用 F I F O と、

前記アプリケーション層に設けられ、前記受信用 F I F O のコマンド内容をロードする受信用タスクファイルレジスタと、

前記アプリケーション層に設けられ、パケット送信用のコマンド又はデータをロードする送信用タスクファイルレジスタと、

前記トランスポート層に設けられ、前記送信用タスクファイルレジスタの内容を先入れ

先出しで格納し、前記リンク層及び物理層を介してコマンドパケット又はデータパケットを前記ホストに送信させる送信用 F I F O と、

前記送信用 F I F O に常に所定の 1 単位の水タが滞留するようにデータを入出力する共に、パケットの先頭データの入出力に同期してヘッド信号を出力し、パケットの終端データの入出力に同期してテール信号を出力する入出力制御部と、

データ送信中にエラーによりデータ入力が停止した場合、前記送信用 F I F O に滞留している 1 単位の水タをテール信号と共にリンク層に出力してホストにデータパケットを転送させるエラー終了転送制御部と、
を備えたことを特徴とするインターフェース装置。

【請求項 1 2】

請求項 1 1 記載のインターフェース装置に於いて、前記入出力制御部は、前記テール信号がない場合に 1 単位の水タを前記送信用 F I F O に滞留させ、前記テール信号がある場合はデータを滞留させないことを特徴とするインターフェース装置。

【請求項 1 3】

請求項 1 1 記載のインターフェース装置に於いて、前記入出力制御部は、前記送信用 F I F O に 1 単位の水タとして最小単位データを滞留させることを特徴とするインターフェース装置。

【請求項 1 4】

物理層、リンク層、トランスポート層及びアプリケーション層を備え、

前記トランスポート層に設けられ、前記物理層及びリンク層を介してホストから受信されたコマンドパケット又はデータパケットを先入れ先出しにより格納する受信用 F I F O と、

前記アプリケーション層に設けられ、前記受信用 F I F O のコマンド内容をロードする受信用タスクファイルレジスタと、

前記アプリケーション層に設けられ、パケット送信用のコマンド又はデータをロードする送信用タスクファイルレジスタと、

前記トランスポート層に設けられ、前記送信用タスクファイルレジスタの内容を先入れ先出しで格納し、前記リンク層及び物理層を介してコマンドパケット又はデータパケットを前記ホストに送信させる送信用 F I F O と、
を備え、ホストとの間でシリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用インターフェースのパケット転送方法に於いて、

前記送信用 F I F O に常に所定の 1 単位の水タが滞留するようにデータを入出力する共に、パケットの先頭データの入出力に同期してヘッド信号を出力し、パケットの終端データの入出力に同期してテール信号を出力する入出力制御ステップと、

データ送信中にエラーによりデータ入力が停止した場合、前記送信用 F I F O に滞留している 1 単位の水タをテール信号と共にリンク層に出力してホストにデータパケットを転送させるエラー終了転送制御ステップと、
を備えたことを特徴とするパケット転送方法。

【請求項 1 5】

物理層、リンク層、トランスポート層及びアプリケーション層を備え、ホストとの間でシリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用のインターフェース装置に於いて、

ホストから受信したコマンドを解説してパケット転送を開始する際に、パケット転送開始後に実行する制御機能の種別と前記制御機能の開始又は終了を決める送信又は受信するパケット数を設定するパケット制御条件設定部と、

パケット転送中における前記設定パケット数への到達を検出して前記制御機能を停止又

は起動するパケット制御実行回路部と、
を備えたことを特徴とするインターフェース装置。

【請求項 16】

請求項 15 記載のインターフェース装置に於いて、
前記パケット制御条件設定部は、パケット転送開始に先立って、パケット転送中のホストからのコマンド送信要求に対する受信準備応答の抑止を解除するパケット数を設定し、
前記パケット制御実行回路部は、パケット転送開始時にホストからのコマンド送信要求に対する受信準備応答の抑止動作を起動し、転送パケット数が設定パケット数に到達した時に前記抑止動作を解除することを特徴とするインターフェース装置。

【請求項 17】

請求項 15 記載のインターフェース装置に於いて、
前記パケット制御条件設定部は、パケット転送開始に先立って、パケット転送後のパワーモードとパワーモードに突入するパケット数を設定し、
前記パケット制御実行回路部は、パケット転送開始後に転送パケット数が設定パケット数に到達した時に前記パワーモードへの突入を指示することを特徴とするインターフェース装置。

【請求項 18】

物理層、リンク層、トランスポート層及びアプリケーション層を備え、ホストとの間でシリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用インターフェースのパケット転送方法に於いて、
ホストから受信したコマンドを解読してパケット転送を開始する際に、パケット転送開始後に実行する制御機能の種別と前記制御機能の開始又は終了を決める送信パケット又は受信パケットのパケット数を制御レジスタに設定するパケット制御条件設定ステップと、
パケット転送中における前記制御レジスタの設定パケット数への到達を検出して前記制御機能を起動又は停止するパケット制御実行ステップと、
を備えたことを特徴とするパケット転送方法。

【請求項 19】

物理層、リンク層、トランスポート層及びアプリケーション層を備え、ホストとの間でシリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用のインターフェース装置に於いて、
ホストから受信したコマンドを解読してパケット転送を開始する際に、パケット転送開始後に実行する制御機能の種別を設定するパケット制御条件設定部と、
パケット転送開始後に、前記制御機能の開始又は終了を決めるパケット転送状態を検出して前記制御機能を起動又は停止するパケット制御条件監視部と、
を備えたことを特徴とするインターフェース装置。

【請求項 20】

物理層、リンク層、トランスポート層及びアプリケーション層を備え、ホストとの間でシリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用インターフェースのパケット転送方法に於いて、
ホストから受信したコマンドを解読してパケット転送を開始する際に、パケット転送開始後に実行する制御機能の種別を設定するパケット制御条件設定ステップと、
パケット転送開始後に、前記制御機能の開始又は終了を決めるパケット転送状態を検出して前記制御機能の起動又は停止を指示するパケット制御条件監視ステップと、
を備えたことを特徴とするパケット転送方法。

【書類名】明細書

【発明の名称】インターフェース装置及びパケット転送方法

【技術分野】

【0001】

本発明は、ホストとデバイスとの間でコマンド及びデータをパケットにより転送するインターフェース装置及びパケット転送方法に関し、特にホストとデバイスの間をシリアル転送線により接続してパケットを転送するインターフェース装置及びパケット転送方法に関する。

【背景技術】

【0002】

従来、ホストコンピュータとハードディスクドライブ等のデバイスとの間のインターフェースは、パラレル伝送線を使用したATAインターフェース（ATA Attachment Interface）が主流であったが、近年、インターフェースの高速化とハードディスクドライブの大容量化に対応するため、シリアル伝送線を使用したシリアルATAインターフェース（SATA）の実用化が推し進められている。

【特許文献1】特開2001-229115号公報

【特許文献2】特開2001-117724号公報

【特許文献3】特開2002-051072号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

しかしながら、従来のパラレルATAインターフェースにあっては、ホストからデバイス側となるハードディスクドライブのライトアクセス又はリードアクセスについては、ライトコマンド又はリードコマンドの発行からデータ転送を終了するまでの一連の伝送シーケンスの途中で、ホストが新たなコマンドを発行したとしても、コマンドに基づくデータ転送が完了するまで、ホストが新たに発行したコマンドは待たされる。

【0004】

これは従来のパラレルATAインターフェースが、ホスト側及びデバイス側が同じタスクファイルレジスタを参照する構成を採用しているためであり、デバイス側のインターフェース回路にタスクファイルレジスタは1つしか設けられておらず、もしデータ転送中に、次のコマンドを受付けた場合、現在のコマンド実行中のタスクファイルレジスタの内容が破壊されてしまう。

【0005】

このため、データ転送中は次のコマンドを受け取ることができず、データ転送中に次のコマンドを受け取るためには、実行中のデータ転送を強制的にキャンセルして次のコマンドを受け取るといった方法しかとれなかった。

【0006】

現在、実用化が進展しているシリアルATAインターフェース（SATA）にあっても、基本的に従来のパラレルATAインターフェースと同じ考えを流用しており、このためデバイス側の設けるタスクファイルレジスタは1つになる。このためシリアルATAインターフェースにあっても、従来のパラレルATAインターフェースと同様、データ転送中に次のコマンドの受信は不可能となる。

【0007】

また従来のパラレルATAインターフェースにおいて、実行中のデータ転送をキャンセルして次のコマンドを受け取るといった方法を採用する場合、コマンド処理のキャンセルの判断をハードウェアで行っていたため、予め想定したケースに対してのみの対応となり、ファームウェアで行うよりも想定外のケースに対する柔軟性に欠けるという問題があり、これをシリアルATAインターフェースに流用すると、全く同じ問題が起きることになる。

【0008】

本発明は、データ転送中に実行中のコマンドをキャンセルすることなく次のコマンドを受け取ることができるデバイス用のインターフェース装置及びパケット伝送方法を提供することを目的とする。

【課題を解決するための手段】

【0009】

(データ転送中のコマンド受信)

本発明は、物理層、リンク層、トランスポート層及びアプリケーション層を備え、ホストとの間でシリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用のインターフェース装置に於いて、トランスポート層に設けられ、物理層及びリンク層を介してホストから受信されたコマンドパケット又はデータパケットを先入れ先出しにより格納する受信用FIFOと、データ転送中に受信用FIFOに格納されたコマンドを検出してコマンド検出信号(割込み信号)を出力するコマンド検出回路と、アプリケーション層に設けられ、受信用FIFOのコマンド内容をロードする受信用タスクファイルレジスタと、アプリケーション層に設けられ、パケット送信用のコマンド又はデータをロードする送信用タスクファイルレジスタと、トランスポート層に設けられ、送信用タスクファイルレジスタの内容を先入れ先出しで格納し、リンク層及び物理層を介してコマンドパケット又はデータパケットを前記ホストに送信させる送信用FIFOと、データ転送中に、ホストから別のコマンドパケットを受信するための空き時間を生成する空き時間生成部と、空き時間にホストからコマンドパケットを受信した場合、データ転送を一時停止して受信コマンドを解読して処理を実行した後に、データ転送を再開する転送中コマンド処理部とを備えたことを特徴とする。

【0010】

ここで転送中コマンド処理部は、プログラムの実行で実現されるファームウェアで構成され、空き時間に受信して受信用FIFOに格納されたコマンドパケットにつきコマンド検出回路からコマンド検出信号が出力された場合、実行中のデータ転送を一時停止させて停止時のパラメータをメモリに退避させる一時停止処理部と、受信用FIFOから受信用タスクファイルレジスタにロードされたコマンド内容を解読するコマンド解読部と、コマンド解読部がデータ転送の打切りを判別した場合、現在実行中のコマンド及び退避したパラメータを廃棄してデータ転送を終了させるデータ転送打切部と、コマンド解読部がデータ転送の継続を判別した場合は、受信用タスクファイルレジスタのコマンド内容をコマンドキューに投入すると共に、送信用FIFOにコマンド受信応答情報を格納してリンク層及び物理層を介してホストにコマンド受信応答パケットを送信した後、データ転送の一時停止を解除すると共に退避したパラメータをセットしてデータ転送を再開させる転送再開部とを備えたことを特徴とする。

【0011】

このような本発明のデバイス用のインターフェース装置によれば、データパケット転送中に1つのデータパケットの転送が終了するパケット区切りで空き時間を生成して次のコマンドを受信できるように、トランスポート層にパケット受信用FIFO、コマンド検出回路及び送信用FIFOを、アプリケーション層に受信用タスクファイルレジスタ(タスクファイルレジスタTFR)と送信用タスクファイルレジスタ(タスク制御ファイルレジスタTCR)の2つのタスクファイルレジスタを追加し、データ転送中であってもコマンド検出回路で次のコマンドを検出したらファームウェアへ割り込みを発生させ、パケット受信用FIFOにコマンドをストアしたまま実行中のコマンド処理を再開可能なように一時停止(サスペンド)させ、ファームウェアの指示によりパケット受信用FIFOの次のコマンド内容を受信用タスクファイルレジスタのみにロードする。これにより送信用タスクファイルレジスタの内容を破壊せずにデータ転送中に次のコマンドを受け取ることができ、例えばデータ転送の継続かキャンセルかのコマンド処理が可能となる。

【0012】

空き時間生成部は、ホストとの間で送信又は受信されるデータパケットの転送終了を検出して一定の空き時間を設定する。

【0013】

転送再開部は、送信用FIFOにデータ転送の一時停止の際に格納されていたデータを受信コマンドの応答データに書替えてコマンド受信応答パケットを転送させた後に、退避したパラメータをセットしてデータ転送を再開させる。

【0014】

本発明の別の形態にあつては、ホストとの間でシリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用のインターフェース装置に於いて、ホストから受信されたコマンドパケット又はデータパケットを先入れ先出しにより格納する受信用FIFOと、データ転送中に受信用FIFOに格納されたコマンドを検出してコマンド検出信号（割込み信号）を出力するコマンド検出回路と、受信用FIFOのコマンド内容をロードする受信用タスクファイルレジスタと、パケット送信用のコマンド又はデータをロードする送信用タスクファイルレジスタと、送信用タスクファイルレジスタの内容を先入れ先出しで格納し、コマンドパケット又はデータパケットをホストに送信させる送信用FIFOと、データ転送中に、ホストから別のコマンドパケットを受信するための空き時間を生成する空き時間生成部と、空き時間にホストからコマンドパケットを受信した場合、データ転送を一時停止して受信コマンドを解読して処理を実行した後に、データ転送を再開する転送中コマンド処理部とを備えたことを特徴とする。

【0015】

この場合にも、転送中コマンド処理部は、プログラムの実行で実現されるファームウェアで構成され、空き時間に受信して受信用FIFOに格納されたコマンドパケットにつきコマンド検出回路からコマンド検出信号が出力された場合、実行中のデータ転送を一時停止させて停止時のパラメータをメモリに退避させる一時停止処理部と、受信用FIFOから受信用タスクファイルレジスタにロードされたコマンド内容を解読するコマンド解読部と、コマンド解読部がデータ転送の打切りを判別した場合、現在実行中のコマンド及び退避したパラメータを廃棄してデータ転送を終了させるデータ転送打切部と、コマンド解読部がデータ転送の継続を判別した場合は、受信用タスクファイルレジスタのコマンド内容をコマンドキューに投入すると共に、送信用FIFOにコマンド受信応答情報を格納してホストにコマンド受信応答パケットを送信した後、データ転送の一時停止を解除すると共に退避したパラメータをセットしてデータ転送を再開させる転送再開部とを備えたことを特徴とする。

【0016】

本発明は、デバイス用インターフェースのパケット転送方法を提供する。このパケット伝送方法が適用されるデバイス用のインターフェース装置は、物理層、リンク層、トランスポート層及びアプリケーション層を備え、トランスポート層に設けられ、物理層及びリンク層を介してホストから受信されたコマンドパケット又はデータパケットを先入れ先出しにより格納する受信用FIFOと、データ転送中に受信用FIFOに格納されたコマンドを検出してコマンド検出信号（割込み信号）を出力するコマンド検出回路と、アプリケーション層に設けられ、受信用FIFOのコマンド内容をロードする受信用タスクファイルレジスタと、アプリケーション層に設けられ、パケット送信用のコマンド又はデータをロードする送信用タスクファイルレジスタと、トランスポート層に設けられ、送信用タスクファイルレジスタの内容を先入れ先出しで格納し、リンク層及び物理層を介してコマンドパケット又はデータパケットをホストに送信させる送信用FIFOとを備える。

【0017】

そして本発明によるデバイス用インターフェースのパケット伝送方法は、データ転送中に、ホストから別のコマンドパケットを受信するための空き時間を生成する空き時間生成ステップと、

空き時間にホストからコマンドパケットを受信した場合、データ転送を一時停止して受信コマンドを解読して処理を実行した後に、データ転送を再開する転送中コマンド処理ス

テップと、
を備えたことを特徴とする。

【0018】

ここで、転送中コマンド処理ステップは、
空き時間に受信して受信用FIFOに格納されたコマンドパケットにつきコマンド検出回路からコマンド検出信号が出力された場合、実行中のデータ転送を一時停止させて停止時のパラメータをメモリに退避させる一時停止処理ステップと、
受信用FIFOから受信用タスクファイルレジスタにロードされたコマンド内容を解読するコマンド解読ステップと、
コマンド解読ステップでデータ転送の打切りを判別した場合、現在実行中のコマンド及び退避したパラメータを廃棄してデータ転送を終了させるデータ転送打切ステップと、
コマンド解読ステップでデータ転送の継続を判別した場合は、受信用タスクファイルレジスタのコマンド内容をコマンドキューに投入すると共に、送信用FIFOにコマンド受信応答情報を格納してリンク層及び物理層を介してホストにコマンド受信応答パケットを送信した後、データ転送の一時停止を解除すると共に退避したパラメータをセットしてデータ転送を再開させる転送再開ステップと、
を備えたことを特徴とする。

【0019】

また本発明のパケット転送方法の別の形態にあつては、デバイス用インターフェースは、ホストから受信されたコマンドパケット又はデータパケットを先入れ先出しにより格納する受信用FIFOと、データ転送中に前記受信用FIFOに格納されたコマンドを検出してコマンド検出信号（割込み信号）を出力するコマンド検出回路と、受信用FIFOのコマンド内容をロードする受信用タスクファイルレジスタと、パケット送信用のコマンド又はデータをロードする送信用タスクファイルレジスタと、送信用タスクファイルレジスタの内容を先入れ先出しで格納し、コマンドパケット又はデータパケットをホストに送信させる送信用FIFOとを備え、
データ転送中に、ホストから別のコマンドパケットを受信するための空き時間を生成する空き時間生成ステップと、
空き時間にホストからコマンドパケットを受信した場合、データ転送を一時停止して受信コマンドを解読して処理を実行した後に、データ転送を再開する転送中コマンド処理ステップと、
を備えたことを特徴とする。

【0020】

ここで転送中コマンド処理ステップは、
空き時間に受信して前記受信用FIFOに格納されたコマンドパケットにつき前記コマンド検出回路からコマンド検出信号が出力された場合、実行中のデータ転送を一時停止させて停止時のパラメータをメモリに退避させる一時停止処理ステップと、
受信用FIFOから受信用タスクファイルレジスタにロードされたコマンド内容を解読するコマンド解読ステップと、
コマンド解読ステップでデータ転送の打切りを判別した場合、現在実行中のコマンド及び退避したパラメータを廃棄してデータ転送を終了させるデータ転送打切ステップと、
コマンド解読ステップでデータ転送の継続を判別した場合は、受信用タスクファイルレジスタのコマンド内容をコマンドキューに投入すると共に、送信用FIFOにコマンド受信応答情報を格納してホストにコマンド受信応答パケットを送信した後、データ転送の一時停止を解除すると共に退避したパラメータをセットしてデータ転送を再開させる転送再開ステップと、
を備えたことを特徴とする。

【0021】

（エラー時のパケット転送の完結）

また本発明の別の形態にあつては、データ転送中にエラーによりインターフェースに対するデータ入力が停止しても、それまでのデータによるパケット転送を完結させて転送が中断したままとなる異常を回避するインターフェース装置が提供される。

【0022】

このため、本発明にあつては、物理層、リンク層、トランスポート層及びアプリケーション層を備え、ホストとの間でシリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用のインターフェース装置に於いて、トランスポート層に設けられ、物理層及びリンク層を介してホストから受信されたコマンドパケット又はデータパケットを先入れ先出しにより格納する受信用FIFOと、アプリケーション層に設けられ、受信用FIFOのコマンド内容をロードする受信用タスクファイルレジスタと、アプリケーション層に設けられ、パケット送信用のコマンド又はデータをロードする送信用タスクファイルレジスタと、トランスポート層に設けられ、送信用タスクファイルレジスタの内容を先入れ先出しで格納し、リンク層及び物理層を介してコマンドパケット又はデータパケットをホストに送信させる送信用FIFOと、送信用FIFOに常に所定の1単位のデータが滞留するようにデータを入出力する共に、パケットの先頭データの入出力に同期してヘッド信号を出力し、パケットの終端データの入出力に同期してテール信号を出力する入出力制御部と、データ送信中にエラーによりデータ入力が停止した場合、送信用FIFOに滞留している1単位のデータをテール信号と共にリンク層に出力してホストにデータパケットを転送させるエラー終了転送制御部とを備えたことを特徴とする。

【0023】

ここで入出力制御部は、テール信号がない場合に1単位のデータを送信用FIFOに滞留させ、テール信号がある場合はデータを滞留させないようにする。また入出力制御部は、シリアルATAインターフェースに対応して送信用FIFOに1単位のデータとして最小単位データ、例えばシリアルATAインターフェースでは1ダブルワードデータ（4バイトデータ）を滞留させる。

【0024】

このような本発明のインターフェース装置によれば、ホストに対しデバイス側となる例えばハードディスクドライブにおいてパケット転送用のリードデータをインターフェース回路部に対し入力中に、データのエラー訂正が不可能なアンコレクタブル・エラーが発生してデータ入力が停止しても、送信用FIFOには、エラーによる入力停止前の最後のデータが残っており、この残留しているデータをエラー検出に基づき最後のデータとしてテール信号と共にリンク層に出力することで、パケットデータを完結させ、エラー発生までに得られたデータのパケットをホストに転送することができ、パケット転送がエラーにより途中で中断停止したままになってしまう問題を解消する。

【0025】

本発明は、エラーによりインターフェースに対するデータ入力が停止しても、それまでのデータによるパケット転送を完結させて転送停止を回避するデバイス用インターフェースのパケット転送方法装置を提供する。

【0026】

即ち、本発明は、物理層、リンク層、トランスポート層及びアプリケーション層を備え、トランスポート層に設けられ、前記物理層及びリンク層を介してホストから受信されたコマンドパケット又はデータパケットを先入れ先出しにより格納する受信用FIFOと、アプリケーション層に設けられ、受信用FIFOのコマンド内容をロードする受信用タスクファイルレジスタと、アプリケーション層に設けられ、パケット送信用のコマンド又はデータをロードする送信用タスクファイルレジスタと、トランスポート層に設けられ、送信用タスクファイルレジスタの内容を先入れ先出しで格納し、リンク層及び物理層を介してコマンドパケット又はデータパケットをホストに送信させる送信用FIFOとを備え、ホストとの間でシリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用インターフェースのパケット転送方法に於いて、

送信用FIFOに常に所定の1単位のデータが滞留するようにデータを入出力する共に

、パケットの先頭データの入出力に同期してヘッド信号を出力し、パケットの終端データの入出力に同期してテール信号を出力する入出力制御ステップと、

データ送信中にエラーによりデータ入力が停止した場合、送信用 F I F O に滞留している 1 単位のデータをテール信号と共にリンク層に出力してホストにデータパケットを転送させるエラー終了転送制御ステップと、
を備えたことを特徴とする。

【0027】

(パケット数の監視)

本発明の別の形態にあっては、ホストからのコマンド受信解読後のパケット転送においてパケット数の設定によりコマンド送信要求に対する抑止制御やシーク要求コマンドに対するパワーモード投入等の制御を簡単にできるようにするインターフェース回路及びパケット転送方法を提供する。

【0028】

このため本発明は、物理層、リンク層、トランスポート層及びアプリケーション層を備え、ホストとの間でシリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用のインターフェース装置に於いて、ホストから受信したコマンドを解読してパケット転送を開始する際に、パケット転送開始後に実行する制御処理の種別と制御処理の終了時点又は開始時点を決める送信パケット又は受信パケットのパケット数を設定するファームウェアとしてのパケット制御条件設定部と、パケット転送中における設定パケット数への到達を検出して制御処理の停止又は起動を指示するハードウェアとしてのパケット制御実行回路部とを備えたことを特徴とする。

【0029】

例えばパケット制御条件設定部は、パケット転送開始に先立って、パケット転送中のホストからのコマンド送信要求に対する受信準備応答 (R R D Y 応答) の抑止と抑止を解除するパケット数を設定し、パケット制御実行回路部は、パケット転送開始時にホストからのコマンド送信要求に対する受信準備応答の抑止動作を起動し、転送パケット数が設定パケット数に到達した時点で前記抑止動作を解除する。

【0030】

また別の例として、パケット制御条件設定部は、パケット転送開始に先立って、パケット転送後のパワーモードとパワーモードに突入するパケット数を設定し、パケット制御実行回路部は、パケット転送開始後に転送パケット数が設定パケット数に到達した時点でパワーモードへの突入を指示することを特徴とする。

【0031】

このような本発明のインターフェース装置によれば、デバイス側となるハードディスクドライブのパケット転送プロトコルにおいて、送信又は受信するパケット数、即ちプロトコルに依存しないパケット数により特定の機能を制御するため、ファームウェアは特定の機能を制御するためのパケット転送状態の監視から開放されて他の処理が可能となり、またパケット転送のシーケンスに変更があった場合でも、ファームウェアによるパケット数の設定変更だけで済むため、コストのかかるハードウェアの変更に比べて低コストで迅速に対応できる。

【0032】

またパケット数により制御する機能としては、一定の期間パケットを受信しないように受信準備応答信号 (受信レディ信号) の抑止を設定した場合にパケット数で抑止解除する場合や、シーク動作を伴うコマンド受領といった特定の処理が完了した時に、パケット数により低消費電力に結びつくパワーモードを実行する場合などがあり、いずれについても、ファームウェアはパケット転送状態の監視から開放され、他の処理に時間を割くことができ、またパケット転送のシーケンスに変更に対し低コストで迅速に対応できる。

【0033】

また本発明は、パケット転送方法を提供するものであり、物理層、リンク層、トランス

ポート層及びアプリケーション層を備え、ホストとの間でシリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用インターフェースのパケット転送方法に於いて、

ホストから受信したコマンドを解読してパケット転送を開始する際に、パケット転送開始後に実行する制御処理の種別と制御処理の終了時点又は開始時点を決める送信パケット又は受信パケットのパケット数を制御レジスタに設定するパケット制御条件設定ステップと、

パケット転送中における設定パケット数への到達を検出して制御処理の停止又は起動するパケット制御実行ステップと、
を備えたことを特徴とする。

【0034】

例えばパケット制御条件設定ステップは、パケット転送開始に先立って、パケット転送中のホストからのコマンド送信要求に対する受信準備応答の抑止と前記抑止を解除するパケット数を設定し、パケット制御実行ステップは、パケット転送開始時にホストからのコマンド送信要求に対する受信準備応答の抑止動作を起動し、転送パケット数が設定パケット数に到達した時点で抑止動作を解除する。

【0035】

また別の例として、制御条件設定ステップは、パケット転送開始に先立って、パケット転送後のパワーモードとパワーモードに突入するパケット数を設定し、制御指示ステップは、パケット転送開始後に転送パケット数が設定パケット数に到達した時点でパワーモードへの突入を指示する。

【0036】

また本発明の別の形態にあつては、ファームウェアによってパケット数を監視するようにしたインターフェース装置を提供する。即ち、物理層、リンク層、トランスポート層及びアプリケーション層を備え、ホストとの間でシリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用のインターフェース装置に於いて、ホストから受信したコマンドを解読してパケット転送を開始する際に、パケット転送開始後に実行する制御処理の種別を設定するパケット制御条件設定部と、パケット転送開始後に、前記制御処理の終了時点又は開始時点を決める送信パケット又は受信パケットの状態を検出して前記制御処理の停止又は起動を指示するパケット制御条件監視部とを備えたことを特徴とする。

【0037】

この場合にも、具体例としては、既に説明したパケット数の監視によるコマンド送信要求に対する受信準備応答の抑止と抑止解除、或いはシーク要求コマンドに対するパケット応答後のパワーモードの投入を行う。

【0038】

このようなファームウェアにより特定の機能を制御するためにパケット転送を監視する本発明のインターフェース装置によれば、パケット転送のシーケンスに変更があった場合でも、ファームウェアの変更だけで済むため、コストのかかるハードウェアの変更に比べて低コストで迅速に対応できる。

【0039】

本発明は、ファームウェアによりパケット数を監視するパケット転送方法を提供するものであり、物理層、リンク層、トランスポート層及びアプリケーション層を備え、ホストとの間でシリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用インターフェースのパケット転送方法に於いて、

ホストから受信したコマンドを解読してパケット転送を開始する際に、パケット転送開始後に実行する制御処理の種別を設定するパケット制御条件設定ステップと、

パケット転送開始後に、前記制御処理の終了時点又は開始時点を決めるパケット転送状態を検出して前記制御処理の停止又は起動を指示するパケット制御条件監視ステップと、
を備えたことを特徴とする。

【発明の効果】**【0 0 4 0】**

本発明によれば、デバイスはデータ転送中にも次のコマンドの受け取りが可能になる。また本発明は、コマンドキューイング・プロトコルで特に有効であり、ハードウェア及びファームウェアが共に小規模な変更で容易にかつ柔軟にコマンドキューイング・プロトコルを実現できる。コマンドキューイング・プロトコルは、性能向上を目的としたプロトコルであり、それまでシーケンシャルにしかコマンド処理が出来なかった問題を解決し、コマンド処理の効率化を実現する。これにより従来のプロトコルに比べシステム全体として約 2 5 % の性能向上が見込まれている。

【0 0 4 1】

発明は、従来は実現不可能であったデータ転送中のコマンド受信を可能にしたため、更に 5 ~ 1 0 % 程度の性能改善が期待できる。

【0 0 4 2】

本発明は、データ転送中に次のコマンドの検出と受信をハードウェアで行った後、ファームウェアへ割り込みを通知して処理するため、割り込み時のハードウェアの状態が変わらずファームウェアとしてはその後の処理が楽になるという効果もある。

【0 0 4 3】

発明では、データ転送中に受け取ったコマンドの解釈によるデータ転送の継続又はキャンセルをファームウェアで判断を行うため、想定外のケースに対してハードウェアの場合よりも柔軟性に対応できる。即ち、ハードウェアによりデータ転送の継続又はキャンセルを処理する場合、想定外のケースに対してはハードウェア改版が必要となる。一般的にハードウェア改版には、1 ヶ月半程度の日数を要し開発工程に多大なインパクトを与えるが、本発明によりファームウェアでの対応が可能であれば、その分の工程短縮が期待できる。

【0 0 4 4】

本発明は、データ転送中のパケットの区切りで次のコマンドを受け取るための空き時間を生成しており、その分、データ転送に時間がかかる。しかし、一般的に、ディスクへの書込み速度に対しとホストとデバイス間のインターフェースの転送速度は倍近く高速であり、データ転送中に空き時間を生成しても、この時間遅れは速度差で吸収されデバイスとしての性能には影響しない。逆に本発明はデータ転送中にもホストのコマンド発行が可能になるため、ホストの M P U は今まで待たされていた期間に別のタスクが可能になり、結果的にシステム全体としてのスループットを向上できる。

【0 0 4 5】

本発明のインターフェース装置によれば、ホストに対しデバイス側となる例えばハードディスクドライブにおいてパケット転送用のリードデータをインターフェース回路部に対し入力中に、データのエラー訂正が不可能なアンコレクタブル・エラーが発生してデータ入力が停止しても、送信用 F I F O には、エラーによる入力停止前の最後のデータが残っており、この残留しているデータをエラー検出に基づき最後のデータとしてテール信号と共にリンク層に出力することで、パケットデータを完結させ、エラー発生までに得られたデータの packets をホストに転送することができ、パケット転送がエラーにより途中で中断停止したままになってしまう異常を確実に防止できる。

【0 0 4 6】

また本発明のインターフェース装置によれば、デバイス側となるハードディスクドライブのパケット転送プロトコルにおいて、送信又は受信するパケット数、即ちプロトコルに依存しないパケット数により特定の機能を制御するため、ファームウェアは特定の機能を制御するためのパケット転送状態の監視から開放されて他の処理が可能となり、またパケット転送のシーケンスに変更があった場合でも、ファームウェアによるパケット数の設定変更だけで済むため、コストのかかるハードウェアの変更に比べて低コストで迅速に対応できる。

【0047】

またパケット数により制御する機能としては、一定の期間パケットを受信しないように受信準備応答信号（受信レディ信号）の抑止を設定した場合にパケット数で抑止解除する場合や、シーク動作を伴うコマンド受領といった特定の処理が完了した時に、パケット数により低消費電力に結びつくパワーモードを実行する場合などがあり、いずれについても、ファームウェアはパケット転送状態の監視から開放され、他の処理に時間を割くことができ、またパケット転送のシーケンスに変更に対し低コストで迅速に対応できる。

【発明を実施するための最良の形態】

【0048】

（データ転送中のコマンド受信）

図1は、本発明によるデバイス用のインターフェース装置が適用されるハードディスクドライブ（HDD）のブロック図である。磁気ディスク装置としてのハードディスクドライブ10は、コントロールボード12とディスクエンクロージャ14で構成され、ホスト11に対しシリアル伝送線15を介して接続される。

【0049】

ディスクエンクロージャ14にはスピンドルモータ16が設けられ、スピンドルモータ（SPM）16の回転軸に磁気ディスク20-1、20-2を装着し、一定速度で回転させている。またディスクエンクロージャ14にはボイスコイルモータ（VCM）18が設けられ、ボイスコイルモータ18はヘッドアクチュエータのアームの先端に、ヘッド22-1～22-4を搭載しており、磁気ディスク20-1～20-2の記録面に対するヘッドの位置決めを行う。

【0050】

なお、ヘッド22-1～22-4にはライトヘッドとリードヘッドが一体化されて搭載されている。ヘッド22-1～22-4はヘッドIC24に対し信号線接続されており、ヘッドIC24は上位装置となるホスト11からのライトコマンドまたはリードコマンドに基づくヘッドセレクト信号で書込みまたは読出しを行ういずれか1つのヘッドを選択する。

【0051】

また、ヘッドIC24には、ライト系については書込アンプが設けられ、リード系についてはプリアンプが設けられている。コントロールボード12には、リードチャンネル（リードライトLSI）26、ハードディスクコントローラ（HDC）28、本発明の対象となるインターフェース回路部30、RAM32、ファームウェアとして機能するMPU34、ROM36、モータ制御、位置決め制御などを行うDSP38が設けられている。

【0052】

ハードディスクコントローラ28に設けられているインターフェース回路部30は、シリアル伝送線15を介してホスト11のインターフェース回路部40に接続され、この実施形態にあつては例えばシリアルATAインターフェース（SATAインターフェース）を適用している。

【0053】

図2は、図1のハードディスクドライブ10に設けている本発明によるインターフェース回路部の実施形態のブロック図である。

【0054】

図2において、ハードディスクコントローラ28に設けられたインターフェース回路部30は、物理層42、リンク層44、トランスポート層46及びアプリケーション層48で構成されており、各層はそれぞれの機能を実現するハードウェアで構成されている。

【0055】

シリアルATAインターフェースの仕様に従えば、物理層42はシリアル物理インターフェースプラントと呼ばれ、またリンク層44はシリアルリンクデジタルコントロールと呼ばれ、トランスポート層46はシリアルデジタルトランスポートコントロールと呼ばれ

、更にアプリケーション層 48 はソフトウェアコントロールバッファメモリ DMA エンジンと呼ばれている。

【0056】

本発明のインターフェース回路部 30 にあっては、ホスト 11 のインターフェース回路部 40 より発行されたハードディスクドライブに対するライトアクセスまたはリードアクセスのためのコマンドパケットを受信して、コマンド実行中に次のコマンドを受信可能とするため、トランスポート層 46 に受信コマンドを先入れ先出しで記憶する受信用 FIFO 50 と、コマンド実行によるデータ転送中に受信して受信用 FIFO 50 に格納した次のコマンドを検出して割込み信号（コマンド検出信号）55 をファームウェアとしての MPU 34 に発行するコマンド検出回路 52 と、送信用 FIFO 60 を設けている。

【0057】

またアプリケーション層 48 には、受信用のタスクファイルレジスタ 54 に加え、送信用のタスクファイルレジスタとしてタスク制御ファイルレジスタ 58 が設けられている。

【0058】

このようなハードウェア構成のインターフェース回路部 30 に加え、ファームウェアとして機能する MPU 34 側にプログラム制御により実現される空き時間生成部 64 と転送中コマンド処理部 66 を設けている。

【0059】

転送中コマンド処理部 66 は、一時停止処理部 68、コマンド解読部 70、転送打切部 72、転送再開部 74 の各機能を備えている。空き時間生成部 64 は、コマンド受信に基づくデータ転送中にホストから次のコマンドを受信するための一定の空き時間を生成する。

【0060】

この空き時間を生成するタイミングは、複数回に分けて転送されるデータパケットの切れ目の部分を検出して空き時間を設定する。この場合の空き時間としては、ホスト 11 からのコマンドパケット転送に必要な例えば 100～300 ns 程度の時間でよい。

【0061】

転送中コマンド処理部 66 は、空き時間生成部 64 により設定された空き時間の間にホスト 11 からコマンドパケットを受信した場合、インターフェース回路部 30 のハードウェアによって現在実行中のデータ転送を一時停止（サスペンド）して受信コマンドを解読して処理を実行した後に、データ転送を再開する。

【0062】

データ転送中にホスト 11 から受信する次のコマンドのコマンド内容としては、この実施形態にあっては、現在実行中のデータ転送を継続するかキャンセルするかの指示内容を持っている。

【0063】

このような転送中コマンド処理部 66 の処理は、更に詳細には、一時停止処理部 68、コマンド解読部 70、転送打切部 72 及び転送再開部 74 の各機能によって実現される。一時停止処理部 68 は、空き時間に受信して受信用 FIFO 50 に格納された次のコマンドにつきコマンド検出回路 52 がコマンド検出の割込み信号 55 を出力した際に、インターフェース回路部 30 のハードウェアに対しデータ転送を一時停止（サスペンド）を指示し、この一時停止時のパラメータを RAM 32 に退避させる。

【0064】

コマンド解読部 70 は、受信用 FIFO 50 に格納しているコマンド内容をタスクファイルレジスタ 54 にロードし、ロードされたコマンド内容を解読する。この実施形態にあっては、コマンド実行中のデータ転送中に受信された次のコマンドはデータ転送の継続またはキャンセルのいずれかのコマンド指示内容を持っていることから、コマンド解読部 70 でデータ転送の打切りを判別した場合には、転送打切部 72 が RAM 32 に退避した現在実行中のコマンド及びパラメータを破棄して、インターフェース回路部 30 のデータ転送を終了させる。

【0065】

一方、コマンド解読部 70 がデータ転送の継続を判別した場合には、転送再開部 74 が動作し、受信用のタスクファイルレジスタ 54 に格納している次のコマンドのコマンド内容を RAM 32 のコマンドキュー 56 に投入すると共に、トランスポート層 46 の送信用 FIFO 60 に次のコマンドの受信に対する受信応答情報を格納し、更にリンク層 44、物理層 42 を介してホスト 11 に対しコマンド受信の応答パケットを送信させ、インターフェース回路部 30 の一時停止を解除すると共に、RAM 32 に退避したパラメータをセットしてデータ転送を再開させる。

【0066】

図 3 は、本発明のインターフェース装置によるライトアクセス時のパケット転送のタイムチャートであり、これと対比するため図 4 に、データ転送中に次のコマンドを受信できない従来のライトアクセス時のパケット転送のタイムチャートを示している。

【0067】

また図 5 は本発明によるリードアクセス時のパケット転送のタイムチャートであり、同じくデータ転送中に次のコマンドを受信できない従来のリードアクセス時のパケット転送を図 6 に示している。

【0068】

ここで、図 3～図 6 のパケット伝送処理で使用するシリアル ATA インターフェースで定義されるパケットには主なものとして次のものがある。

- (1) RegHD パケット
- (2) RegDH パケット
- (3) DMA セットアップパケット (DMA Setup)
- (4) DMA 起動パケット (DMA Activate)
- (5) データパケット (Data)
- (6) セットデバイスビットパケット (Set Device Bits)

【0069】

また図 7 は本発明が対象としているシリアル ATA 伝送シーケンス 148 の基本的な形態であり、先頭のスタートオブフレーム (SOF) 150 で始まり、末尾のエンドオブフレーム (EOF) 162 で終了する伝送シーケンスである。

【0070】

先頭のスタートオブフレーム 150 に続いては、フレーム情報構成内容 (FIS) 152 が設けられ、この内容が図 8～図 13 に示したパケットで構成される。次のホールドデータ転送 154 は、転送元でパケットのペイロードが準備できない場合の待ち時間について設定される。

【0071】

次のフレーム情報構成内容 (FIS) 156 は、同じく図 8～図 13 のパケットの集合で構成されている。ホールドアクノリッジ 158 は、ホールドデータ転送 154 に対する応答である。続いて、それまでの伝送データに対する CRC 160 を設けた後、エンドオブフレーム 162 となっている。

【0072】

図 8 は RegHD パケット 164 の説明図であり、RegHD パケット 164 はホストからデバイスに対しコマンドを送るコマンドパケットである。

【0073】

図 9 は RegDH パケット 166 であり、RegDH パケット 166 はデバイスからホストに対しエラー情報やステータス情報を送るためのステータスパケットである。

【0074】

図 10 は DMA セットアップパケット 168 であり、図 8 の RegHD パケット 164 によりデバイス側でライトコマンドを受信解読した際に、デバイス側からホストに対しデータの DMA 転送に必要なパラメータを送ってセットアップするためのコマンドである。

【0075】

図 11 は DMA 起動パケット 170 であり、図 10 の DMA セットアップパケット 168 に続いて、デバイス側からホストに対し発行され、これによりホストからデバイスに対しデータパケットの DMA 転送が開始される。

【0076】

図 12 はデータパケット 172 であり、0 ~ n セクタに分かれており、1 セクタは 512 バイトで、最大セクタ数 n は n = 16 となる。シリアル ATA インターフェースにあっては、1 ワードが 2 バイトであることから 4 バイトデータを 1 ダブルワードと定義し、データパケット 172 には 1 ~ 2048 個の範囲でダブルワードを搭載することができる。

【0077】

図 13 はセットデバイスビットパケット 174 であり、データ転送終了時にデバイスからパケットに転送され、エラー情報やステータス情報をホストに通知する。

【0078】

そこで図 3 を参照して本発明によるライトアクセス時のパケット伝送処理を説明すると次のようになる。図 3 (A) において、ホスト 11 側でライトアクセスのためのコマンド発行要求 76 が行われると、コマンドスタート 77 となり、ホスト 11 のインターフェース回路部 40 はハードディスクドライブ側となるデバイス 10a に対し RegHD パケット 78 としてコマンドパケットを転送する。

【0079】

ここでホスト 11 とデバイス 10a との間のパケット転送プロトコルは、RegHD パケット 78 を例にとると、図 3 (B) のようになる。

(1) パケット送信要求に基づき転送元から転送先に送信レディ信号 (XRDY 信号) 78-1 を送信する。

(2) 転送先は転送 OK であれば、受信レディ信号 (RRDY 信号) 78-2 を送信する。

(3) 受信レディ信号 (RRDY 信号) 78-2 の受信に基づき転送元はパケット信号 78-3 を転送する。

【0080】

このようなパケット転送プロトコルを図 3 (A) は、説明を簡単にするため、ひとつにまとめ太線の矢印でパケット転送として示している。

【0081】

再び図 3 (A) を参照するに、RegHD パケット 78 を受信したデバイス 10a は、コマンドパケットの正常受信終了を示すステータスパケットとして RegDH パケット 80 をホスト 11 に転送する。

【0082】

続いて、解読したライトコマンドに基づき DMA セットアップパケット 82 をホスト 11 に転送した後に、DMA 起動パケット 84 をホスト 11 に転送し、これに基づきホスト 11 から DMA 転送に基づいてデータパケット 86 がデバイス 10a に転送される。

【0083】

デバイス 10a 側にあつては、ホスト 11 からのデータパケット 86 の終端となる切れ目 88 を検出すると、図 2 の MPU 34 に設けた空き時間生成部 64 によって、ホスト 11 に次のコマンドの発行を許可する空き時間 90 を生成する。

【0084】

このときホスト 11 側にデータパケット 86 の転送に続いて次のコマンドをコマンド発行要求 85 が発生したとすると、このタイミングでデバイス 10a 側はコマンド発行受付可能な空き時間 90 を設定しているため、次のコマンドを RegHD パケット 94 によりデバイス 10a に転送し、これをデバイス 10a 側で受信解読して処理した後、コマンド受信終了を示す応答用のステータスパケットとして RegDH パケット 96 をホスト 11 に送信する。

【0085】

続いてデバイス 10a 側にあつては、一時停止したデータ転送を空き時間 90 の終了時

点92で再開し、DMA起動パケット98をホスト11に転送することで、ホスト11から次のデータパケット100の転送を受ける。このデータパケット100の転送についても、デバイス10a側にあつては、データパケット100の区切り102を検出して次のコマンド発行を許可する空き時間104を生成する。

【0086】

この空き時間104については、ホスト11側から次のコマンド発行はないことから、一定時間104が経過した時点106でデバイス10a側は再びデータ転送を再開し、この場合にはホスト11から全てのデータが受信終了となっていることから、コマンド正常終了を示すセットデバイスビットパケット108をホスト11に転送し、コマンド終了110となる。

【0087】

このような本発明のライトアクセスにおけるパケット転送の途中でホスト11から次のコマンドが受信可能となるのに対し、図4の従来のライトアクセスのパケット転送にあつては、図3と同じパケット転送であるが、コマンドスタート78からコマンド終了110の途中で次のコマンドのコマンド発行要求85が発生しても、現在実行中のコマンドによるデータ転送が中断されることはなく、コマンド発行要求85はコマンド終了110まで待たされることになる。

【0088】

具体的なプロトコルとしては、コマンド発行要求85に基づきデバイス10aに送信レディ信号(XRDY)が送られるが、デバイス10a側はパケット受信準備ができないことから受信レディ信号(RRDY)を送信せず、コマンド終了110でパケット受信OKとなって受信レディ信号(RRDY)を送信することで次のコマンドがパケット転送されることになる。

【0089】

図5は、本発明によるリードアクセス時のパケット転送処理のタイムチャートである。図5において、ホスト11にリードアクセスのコマンド発行要求112があると、この時点でコマンドスタート114となり、コマンドパケットとしてRegHDパケット116をデバイス10aに転送する。

【0090】

このコマンドパケットが正常に受信されると、デバイス10aはステータスパケットとしてRegDHパケット118をホスト11に転送する。続いてデバイス10aからリードデータをホスト11に転送するため、まずDMAセットアップパケット120を転送した後、データパケット122をホスト11に転送する。

【0091】

ここでデータパケット122の転送直前のタイミングでホスト11に次のコマンドのコマンド発行要求124が発生したとすると、データパケット122の転送が終了したパケットの切れ目126をデバイス10aのMPU34に設けている空き時間生成部64が検出し、ホスト11からの次のコマンドを受信可能とする一定の空き時間128を発生する。

【0092】

このため、ホスト11で発生したコマンド発行要求124は直ちに実行され、RegHDパケット132としてデバイス10aに転送され、受信したコマンドの解釈処理を行った後に、コマンドの正常受信を示すステータスパケットとしてのRegDHパケット134をホスト11に転送する。

【0093】

続いて、一定空き時間128の終了時点130で、デバイス10aは一時停止したデータ転送を再開し、データパケット136をホスト11に転送する。このデータパケット136についても、その終了時点となる区切り138でホスト11のコマンド発行を許可する空き時間140を生成する。

【0094】

この場合にはホスト 11 側に次のコマンドの発行要求がないことから、一定時間 140 の経過時点 142 でデータ転送を再開し、全てのリードデータの転送が終了していることから、この場合にはセットデバイスビットパケット 144 をホスト 11 に転送し、コマンド終了 146 となる。

【0095】

このような図 5 の本発明によるリードアクセスにおけるパケット転送に対し、図 6 の従来のパケット転送にあっては、ホスト 11 でコマンド発行要求 112 が発生してコマンドスタート 114 となり、デバイス 10 a との間でコマンド及びデータのパケット転送が行われ、そのコマンド終了 146 となるまでは、途中でホスト 11 に次のコマンド発行要求 124 が発生しても、これは無視され、コマンド終了 146 まで待たされることになる。

【0096】

ここで図 3 のライトアクセス時のパケット転送、及び図 5 のリードアクセス時のパケット転送にあっては、データ転送の途中で一定の空き時間 90, 104, 128, 140 が設けた分、図 4 や図 6 の従来のパケット転送処理に比べ時間がかかることになる。

【0097】

しかしながら、図 1 のホスト 11 とハードディスクドライブ 10 におけるデータ転送にあっては、ハードディスクドライブ 10 におけるハードディスクコントローラ 28 からディスクエンクロージャ 14 の磁気ディスク 20-1~20-2 との間のデータ転送速度に対し、ハードディスクドライブ 10 とホスト 11 のインターフェース回路部 30, 40 の間のデータ転送速度は約 2 倍程度高速である。

【0098】

このため図 3 及び図 5 のようにデータ転送中に空き時間を生成しても、この程度の時間は伝送速度の遅い磁気ディスク媒体側の伝送速度により吸収され、ホスト 11 とハードディスクドライブ 10 間のデータ転送の性能が低下することはない。

【0099】

図 14 は、本発明のインターフェース回路部 30 によるパケット転送処理のフローチャートである。図 14 において、ステップ S1 でホスト 11 からのコマンドパケットの受信をチェックしており、コマンドパケットを受信すると、ステップ S2 に進み、コマンドパケットの正常受信を応答するステータスパケットを転送する。続いて、ステップ S3 で DMA 転送用のパケットを応答する。

【0100】

具体的には、ライトアクセスであれば図 3 の DMA セットアップパケット 82 と DMA 起動パケット 84 を応答し、リードアクセスであれば図 5 の DMA セットアップパケット 120 のみを応答する。

【0101】

続いて、ステップ S4 でデータパケットを受信すると、その切れ目のタイミングでステップ S5 の転送中コマンド受信処理を実行し、このときホスト側からコマンド発行要求があれば次のコマンドを受信処理する。続いて、ステップ S6 でデータ転送終了の有無をチェックしており、データ転送が終了するまで、ステップ S4 からの処理を繰り返す。ステップ S6 でデータ転送が終了すると、データ転送正常終了を示すパケット即ちセットデバイスビットパケットを応答し、ステップ S1 に戻って次のコマンド発行を待つ。

【0102】

図 15 は、図 2 の MPU 34 に設けた空き時間生成部 64 による空き時間生成処理のフローチャートである。この空き時間生成処理にあっては、ステップ S1 で初期化処理としてカウンタ値をある値にセットした後、ステップ S2 でデータパケットの区切りを監視している。

【0103】

データパケットの区切りを検出すると、ステップ S3 に進み、カウンタをスタートした後、ステップ S4 でカウンタ最終値への到達を判別している。カウンタ最終値に達すると、ステップ S5 に進み、パケット転送の再開を指示する。

【0104】

更に、ステップS6でカウンタ値変更要求があれば、ステップS1に戻ってカウンタ値を要求値にセットし、一方、カウンタ値の変更要求がなければ、ステップS2に戻り、現在のカウンタ値のまま、次の空き時間生成処理を待つことになる。

【0105】

図16及び図17は、図14のステップS5における転送中コマンド受信処理の詳細を示したフローチャートであり、図15の空き時間生成処理で設定された一定の空き時間ごとに実行される。

【0106】

図16の転送中コマンド受信処理を図2を参照して説明すると次のようになる。まずステップS1でホストからの次のコマンドの発行要求によるコマンドパケットの受信の有無をチェックしており、コマンドパケット受信でなければ、ステップS2で空き時間終了の有無をチェックし、空き時間終了となれば、図17を経て図14のメインルーチンにリターンする。

【0107】

ステップS1において空き時間終了前にホストから次のコマンドの発行要求によるコマンドパケットを受信すると、ステップS3に進み、トランスポート層46に設けている受信用FIFO50にコマンドパケットを格納する。

【0108】

続いてステップS4でコマンド検出回路52が格納したコマンドパケットが最終段に達したタイミングでコマンド検出を行い、コマンド検出に基づいて割込信号55を発生し、この割込信号ありを判別した場合、ステップS5に進み、インターフェース回路部30を構成するハードウェアに対しデータ転送の一時停止（サスペンド）を要求する。

【0109】

この一時停止の要求に対し、インターフェース回路部30よりステップS6で一時停止の完了応答があったことを判別すると、ステップS7に進み、現在転送中のインターフェース回路部30におけるパラメータをRAM32に退避し、次にステップS8で受信用FIFO50に格納している次のコマンドのコマンド内容をアプリケーション層48のタスクファイルレジスタ54にロードする。

【0110】

続いて、ステップS9でタスクファイルレジスタ54のコマンドを解読する。この実施形態にあつては、データ転送中の次のコマンドのコマンド内容はデータ転送の継続またはキャンセルを指示している。したがって、ステップS10でコマンド解読結果からデータ転送継続であればステップS12に進み、一方、データ転送キャンセルであればステップS11に進む。

【0111】

コマンド解読でデータ転送のキャンセルを判別した場合、ステップS11にあつては、現在実行中のデータ転送のキャンセル指示をインターフェース回路部30に行い、またRAM32に退避したパラメータを消去し、インターフェース回路部30を初期状態に復旧させる。

【0112】

ステップS10でコマンド解読結果からデータ転送継続であつた場合には、ステップS12でタスクファイルレジスタ54のコマンド内容をRAM32のコマンドキュー56に退避した後、ステップS13でタスク制御ファイルレジスタ58の応答内容をデータ転送中に受信したコマンドの受信応答に変更して図17のステップS14に進み、タスク制御ファイルレジスタ58の内容を、トランスポート層46の送信用FIFO60、リンク層44、更に物理層42を介して、シリアル伝送線15によりホスト11に転送する。

【0113】

ここでステップS5のインターフェース回路部30に対する指示で一時停止が行われた場合、タスク制御ファイルレジスタ58には、例えば図3のデータパケット86の受信終

了のタイミングであることから、これに対する応答パケットとしてDMA起動パケット 9 8 を転送するためのデータが既に書き込まれている。

【0 1 1 4】

そこで本発明にあっては、ステップ S 1 3 で、このDMA起動パケット転送のためのデータを、データ転送の途中で受信した次のコマンドの受信終了を示す図 3 の R e g D H パケット 9 6 を転送するためのデータに変更し、ステップ S 1 4 で、これを R e g D H パケットとしてホストに転送することになる。

【0 1 1 5】

続いて、ステップ S 1 5 で一時停止により R A M 3 2 に退避したパラメータをインターフェース回路部 3 0 にセットし、データ転送再開を準備する。このときタスク制御ファイルレジスタ 5 8 には、ステップ S 1 3 で変更した変更前の例えば図 3 のDMA起動パケット 9 8 の転送に必要なデータが再度書き込まれることになる。そして、ステップ S 1 6 でインターフェース回路部 3 0 の一時停止を解除してデータ転送を再開する。

【0 1 1 6】

(エラー時のデータパケット転送の完結)

図 1 8 は、送信用 F I F O 6 0 に対するデータ入力エラー停止した場合にもホストに対し、データパケットの転送を完結させる本発明の実施形態となる図 1 のハードディスクコントローラ 2 8 に設けたインターフェース回路部 3 0 のブロック図である。

【0 1 1 7】

図 1 8 において、ハードディスクコントローラ 2 8 にハードウェアとして設けられた本発明の対象となるインターフェース回路部 3 0 は、図 2 の実施形態と同様、物理層 4 2、リンク層 4 4、トランスポート層 4 6、アプリケーション層 4 8 で構成される。

【0 1 1 8】

トランスポート層 4 6 には受信用 F I F O 5 0 と送信用 F I F O 6 0 が設けられる。またアプリケーション層 4 8 にはタスクファイルレジスタ 5 4 とタスク制御ファイルレジスタ 5 8 が設けられる。

【0 1 1 9】

このようなインターフェース回路部 3 0 における受信系と送信系に加え、この実施形態にあっては更に送信用 F I F O 6 0 に対し入出力制御部 1 8 2 とエラー終了転送制御部 1 8 4 を設けている。

【0 1 2 0】

またエラー終了転送制御部 1 8 4 に対しいエラー検出を通知するため、例えばこの実施形態にあっては M P U 3 4 のファームウェアとしてプログラム制御により実現されるエラー検出部 1 8 0 を設けている。

【0 1 2 1】

入出力制御部 1 8 2 は、ホスト 1 1 からのリードアクセスのためのコマンドパケットを受信したリードデータの packets 転送時において、トランスポート層 4 6 の送信用 F I F O 6 0 に常に所定の 1 単位のデータが滞留するようにタスク制御ファイルレジスタ 5 8 からの入力制御とリンク層 4 4 に対する出力制御を行い、同時に packets の先頭に位置するデータの入出力に同期してヘッド信号を入出力し、また packets の終端データの入出力に同期してテール信号を入出力する。

【0 1 2 2】

具体的には、入出力制御部 1 8 2 はテール信号がない場合に 1 単位のデータを送信用 F I F O 6 0 に滞留させ、テール信号がある場合はデータを滞留させないようにする。

【0 1 2 3】

この packets 先頭データに対応したヘッド信号と packets 終端データに対応したテール信号は、リードデータの packets 転送の際に転送するデータのバイト数が受信コマンドから判明しているため、アプリケーション層 4 8 に対しハードディスクコントローラ 2 8 を経由して入力するデータのバイト数をカウントすることで、先頭データと終端データを判

別してヘッド信号及びテール信号を発生することができる。

【0124】

エラー終了転送制御部184は、MPU34に設けているエラー検出部180によりデータのエラー訂正不可能なエラー、いわゆるアンコレクタブルエラーの検出通知を受けた際に、このエラー発生により送信用FIFO60に対するデータ入力が停止することから、この状態で送信用FIFO60に滞留しているデータをテール信号と共にリンク層44に出力し、これによりデータパケットのデータが最後まで達したこと擬似的にリンク層44に認識させ、エラーが発生してもデータパケットに必要な入力データを完結させ、リンク層44から物理層42を介してホスト11のインターフェース回路部40にデータパケットの転送を完結させる。

【0125】

ここで送信用FIFO60に滞留させる1単位のデータとしては、この実施形態にあつてはシリアルATAインターフェースを例にとっていることから、その最小単位となる4バイトの1ダブルワードデータを滞留させる。また送信用FIFO60の容量としては、インターフェース回路部40がホスト11に対し転送するデータパケットのサイズに対し、十分小さな容量とする。

【0126】

具体的にはシリアルATAインターフェースにあつては図12に示したデータパケット172のようにパケット転送可能なデータサイズは最小1ダブルワードから最大2048ダブルワードまでであり、送信用FIFO60の容量として最大となる2048ダブルワード(8192バイト)とすることも考えられる。

【0127】

しかし、このようなサイズの大きな送信用FIFO60とするとインターフェース回路部40のハードウェア量が増加し且つ送信用FIFO60に対する入出力処理も時間がかかることから、本発明における送信用FIFO60としては入出力制御の際に最小単位となる1ダブルワードデータが常にひとつ残る処理を可能とする最小構成として2ダブルワード分の記憶容量(8バイト)とすれば良い。もちろん必要に応じて2ダブルワード以上とすることもできるが、余り容量を増やす必要はない。

【0128】

図19は、図18の送信用FIFO60を最小構成とした場合のデータ入出力制御の説明図であり、テール信号がない状態でデータを滞留させる動作を示している。図19(A)はパケット転送のための最初の先頭データD1が入力した場合であり、送信用FIFO60は最小構成として1ダブルワードサイズの領域60-1, 60-2を備えており、例えば領域60-1に先頭データD1が格納される。

【0129】

次に図19(B)のように次のデータD2が受信された場合には前に受信して格納したデータD1を出力した後に次のD2を格納する。続いて図19(C)のように、3番目のデータD3を受信した場合には前に受信したデータD2を出力した後にデータD3を格納する。このデータD3を受信した後に図19(D)のようにエラー185が発生してそれ以上データを受信できなくなっても、送信用FIFO60にはエラー発生前の最後のデータD3が常に残ることとなる。

【0130】

このようにエラー185の発生でデータD3が送信用FIFO60に残っていれば、このデータD3の出力に同期して強制的にテール信号を出力すれば、リンク層44においてパケットデータの終端データを認識し、これに基づきデータパケットを生成してホスト側に転送してデータパケットの転送処理を完結させることができる。

【0131】

図20は、図18の送信用FIFO60における正常値の入出力制御のタイムチャートである。図20(A)(B)(C)(D)は送信用FIFO60に対する入力制御用の入力バリッド信号、入力ヘッド信号、入力テール信号及び入力データである。

【0132】

これに対し図20(E)(F)(G)(H)は送信用FIFO60からの出力のための出力バリッド信号、出力ヘッド信号、出力テール信号及び出力データである。まず図20(A)～(D)のようにデータパケットの転送に必要な最初のヘッドデータD1を受信すると、これに同期して入力バリッド信号及び入力ヘッド信号を発生する。

【0133】

このようにして送信用FIFO60に格納されたヘッドデータD1は次に2番目のデータD2が受信されて送信用FIFO60に格納された後に、図20(E)～(H)のようにヘッドデータD1として読み出され、同時に出力バリッド信号及び出力ヘッド信号を生成してリンク層44に送られる。以下同様にしてデータD2～D9の入力に対し、それぞれの入力を待ってリンク層44に対するデータの出力とこれに同期した出力バリッド信号の生成が行われる。

【0134】

入力データのバリッドカウントにより受信したデータD10がパケットの終端データであることを認識すると、テールデータD10の受信に伴い図20(C)の入力テール信号を発生し、その後の図20(E)～(H)の出力制御によってテールデータD10の読出しに同期して出力テール信号、出力バリッド信号がリンク層44に送られる。即ちテール信号があることからデータD10は滞留されることなく転送される。

【0135】

リンク層44にあっては、出力ヘッド信号が得られると、図7に示したスタートオブフレーム(SOF)150を生成して送信させ、続いてフレーム情報構成(FIS)に従った図12パケット172の構築して転送させ、最後に出力テール信号が得られると、図7に示したエンドオブフレーム EOF) 162を生成して送信させる。

【0136】

図21は、図18の送信用FIFO60におけるエラー発生時の入出力制御のタイムチャートである。図21(A)～(D)の入力制御及び図21(E)～(H)の出力制御におけるデータD1～D5の入力及び出力は図19の正常時と同じである。

【0137】

しかしながら、図21(D)の入力データとしてデータD6を送信用FIFO60に格納した直後にエラー185が発生して、それ以降のデータの受信が停止したとする。このようなエラー185の発生によるデータ入力の停止時にあっては、送信用FIFO60にはエラー185の発生直前に受信したデータD6が残っている。

【0138】

このため図18におけるエラー検出部180からのエラー通知を受けたエラー終了転送制御部184は、入出力制御部182に対する指示により図21(E), (H)のエラー発生185の後のタイミングで示すように、送信用FIFO60に残っているデータD6を出力すると同時に出力バリッド信号を発生し、エラー停止に伴いデータD6をテールデータとして扱うため、図21(G)のように出力テール信号を生成してリンク層44に送る。

【0139】

このためリンク層44にあっては送信用FIFO60から出力されたデータD6が入出力制御部182により出力された出力テール信号により終端データであると認識し、物理層42を介してホスト11のインターフェース回路部40にデータパケットを転送し、更に図12のエンドオブフレーム EOF) 162を生成して転送することで、伝送シーケンスを終了させることができる。

【0140】

図22は、図21の本発明のタイムチャートによる比較例としての送信用FIFOにエラー発生時にデータが残っていないことによる動作停止となる場合のタイムチャートである。

【0141】

図 22 にあつては、エラー 185 の発生直前で受信したデータ D6 については、通常の F I F O における出力側の条件が成立した場合の出力制御により、図 22 (E) ~ (H) のようにデータ D6 の出力が出力バリッド信号と共に行われる。

【0142】

そして、その後についてはエラー 185 の発生により送信用 F I F O 60 に対するデータ入力は完全に断たれるため、リンク層 44 に対するデータ転送及びテール信号の出力は不可能となり、リンク層 44 はデータ入力を待ち続け、最終的にはオーバertime となってエラー終了をする。その間、ホスト 11 に対するパケット転送が中断して待ち状態となり、他のパケット転送ができないことで転送性能を悪化させる。

【0143】

このような問題に対し、本発明にあつては送信用 F I F O 60 に対するデータ入力がエラー発生により停止しても、テール信号がない場合は、次のデータを受信しない限り前に受信したデータを出力しないという入出力条件の設定により常にデータが残っており、エラー検出であることからパケット用のデータを完結させるためのテール信号の強制発生に同期して、残っている最後のデータを出力することで、リンク層 44 に対するパケットデータを完結させ、エラー発生にかかわらずエラー発生までに得られたデータについては正常にホスト 11 にデータパケットを転送することができる。

【0144】

尚、エラー発生により途中までの受信データをホスト 11 側にパケット転送した後の処理にあつては、デバイス側からエラー発生をステータスパケットでホスト 11 に通知することで、このエラー発生通知を受けてホスト 11 側が対応する処理、具体的にはエラー発生前のデータが正常に受信できていることから残りデータに対するリードアクセスなどの対応処理を行なうことになる。

【0145】

また図 18 の実施形態にあつては、受信用 F I F O 50 及びタスクファイルレジスタ 54 側については特に処理を示していないが、この点については図 2 の実施形態をそのまま適用しても良い。

【0146】

(パケット数による制御)

図 23 は、転送パケット数によりデバイス用インターフェースの特定の機能を制御する本発明の他の実施形態を示したブロック図であり、図 1 のハードディスクドライブ 10 に設けているハードディスクコントローラ 28 のインターフェース回路部 30 のハードウェア構成と M P U 34 のファームウェアとしての機能を示している。

【0147】

図 23 において、ハードディスクコントローラ 28 に設けられたインターフェース回路部 30 は、図 3 の実施形態と同様、物理層 42、リンク層 44、トランスポート層 46 及びアプリケーション層 48 で構成される。

【0148】

トランスポート層 46 には受信用 F I F O 50 と送信用 F I F O 60 を設け、またアプリケーション層 48 にタスクファイルレジスタ 54 とタスク制御ファイル 58 を設けている。

【0149】

これに加えてこの実施形態にあつては、ファームウェアとして機能する M P U 34 にコマンド処理部 190 とパケット制御条件設定部 192 が設けられ、これに対応してインターフェース回路部 30 のアプリケーション層 48 のハードウェアとして制御レジスタ 198 を備えたパケット制御実行回路 196、受信レディ抑止回路 (R R D Y 抑止回路) 200 及びパワーモード回路 202 を設けている。

【0150】

ファームウェアとしての M P U 34 に設けたコマンド処理部 190 は、ホスト 11 のイ

インターフェース回路部 40 からのパケット転送によって受信した受信コマンドのインターフェース回路部 30 によるハードウェアによる解析結果に基づき、コマンド種別に応じてホスト 11 に対するパケット転送制御準備を実行し、インターフェース回路部 30 のアプリケーション層 48 に対し、ホスト 11 に対するパケット転送のプロトコルを開始させる。

【0151】

パケット制御条件設定部 192、コマンド処理部 190 がホスト 11 から受信したコマンドを解釈して、パケット転送を開始する際にパケット転送開始後に実行する特定の制御機能の種別と制御機能の開始または終了を決める受信又は送信パケットのパケット数をパケット制御実行回路 196 の制御レジスタ 198 に設定する。

【0152】

この実施形態にあつては、転送パケット数により制御する機能として

- (1) 受信準備応答(受信レディ)の抑止解除、
 - (2) 特定のコマンドを受信してパケットを転送した後のパワーモードへの突入制御、
- の 2 つを例にとっている。

【0153】

このような転送パケット数による制御機能を実現させるため、アプリケーション層 48 には受信レディ抑止回路 200 とパワーモード回路 202 が設けられている。パケット制御条件設定部 192 によりパケット転送準備の際に制御種別及びパケット数を設定する制御レジスタ 198 は、例えば図 24 の構成を有する。

【0154】

制御レジスタ 198 は、例えば 16 ビットの制御レジスタであり、上位ビット側から見ると 15 ビット目に受信レディ抑止ビット 204 を設け、14 ビット目に受信レディ抑止解除ビット 206 を設け、13 ビット目にパワーモード開始ビット 208 を設け、更にビット 12-0 にパケット数 210 を設定できるようにしている。そこでまず転送パケット数による受信応答の抑止と抑止解除の制御について説明する。

【0155】

図 23 の実施形態が適用されるシリアル ATA インターフェースにあつては、例えばホスト 11 からハードディスクコントローラ 28 に対する DMA 転送によるライトコマンドを例にとると、次の 4 種類がある。

- (1) ライト DAM コマンド(Write DMA Command)
- (2) レガシィキューライト DAM コマンド(Regacy Queued Write DMA Command)
- (3) 第 1 パターンのファーストパーティキューライト DMA コマンド(First Party Queued Write Command)
- (4) 第 2 パターンのファーストパーティキューライト DMA コマンド(First Party Queued Write Command)

そしてこれらの DMA タイプのライトコマンドは、コマンドごとにデバイス側のインターフェース回路部 30 によるパケット転送のコマンド処理が異なっている。

【0156】

図 25 は、ライト DMA コマンド処理のフローチャートであり、ホスト 11 から受信したコマンドを解析した後のパケット転送処理の手順を示している。

【0157】

このライト DMA コマンド処理にあつては、まずステップ S1 で DMA 起動パケット(DMA CT パケット)をホスト 11 に転送した後、ステップ S2 でホスト 11 からデータパケットを受信し、ステップ S3 で受信データ分だけ増加させたセクタカウンタ SC が 0 に達したか否かをチェックし、0 に達するまでステップ S1 からの処理を繰り返す。

【0158】

セクタカウンタ SC が 0 に達するとデータパケットの転送終了を判別し、ステップ S3 からステップ S4 に進み、転送終了を示す Reg DH パケットをホスト 11 に転送する。

【0159】

図26はレガシーキューライトDMAコマンド処理であり、ホスト11からの受信コマンドを解釈してパケット転送を開始すると、まずステップS1でセットデバイスビットパケット（SETDBパケット）をホスト11に転送した後、ステップS2でホスト11からサービスコマンドを受領する。

【0160】

続いてステップS3でRegDHパケットをホスト11に転送した後、ステップS4でDMA起動パケット（DMACTパケット）をホスト11に転送した後、ステップS5でデータパケットをホストから受信し、ステップS6でセクタカウンタSCをチェックする。

【0161】

そしてステップS6でセクタカウンタSCが0になるまでステップS4，S5のパケット転送を繰り返し、データパケットの転送が終了してセクタカウンタSCが0になるとステップS7に進み、パケット転送終了を通知するためRegDHパケットをホスト11に転送する。

【0162】

図27は、第1パターンのファーストパーティキューライトDMAコマンド処理のフローチャートである。この場合にはホスト11から受信したコマンドを解析した後にパケット転送を開始し、まずステップS1でホスト11に対しDMAセットアップパケット（DMASUパケット）を転送する。

【0163】

続いてステップS2でホスト11に対しDMA起動パケット（DMACTパケット）を転送した後、ステップS3でホスト11からデータパケットを受信する。そしてステップS4でセクタカウンタSCをチェックし、これが0になるまでステップS2，S3のパケット転送を繰り返す。セクタカウンタSCが0になるとステップS5に進み、パケット転送終了を示すセットデバイスビットパケット（SETDBパケット）を転送する。

【0164】

図28は、図27と同じファーストパーティキューライトDMAコマンド処理であるが、図27の第1パターンに対し異なった第2パターンとなっている。なお、図27の第1パターンとするか図28の第2パターンとするかは、装置の製造段階で設定することとなる。

【0165】

図28の第2パターンのコマンド処理にあつては、ステップS1でDMAセットアップパケット（DMASUパケット）をホスト11に転送する点は図27の第1パターンと同じであるが、パターン2の場合は次のステップS2で直ちにホスト11からデータパケットを受信し、その後にステップS3，S4のDMA起動パケット（DMACTパケット）とデータパケットの転送をステップS5でセクタカウンタSCが0になるまで繰り返す。

【0166】

セクタカウンタSCが0になればステップS6でパケット転送終了を示すセットデバイスビットパケット（SETDBパケット）をホスト11に転送する。このため第2パターンのほうがデータパケット転送の効率が高い。

【0167】

この図25～図28に示したようなホスト11からのライトDMAコマンドのパケット転送中にホスト11で次のコマンドのパケット転送要求が発生して送信レディ信号を送ってきた場合にデバイス側のインターフェース回路部30にあつては、現在実行中のコマンドのパケット転送処理を一度中断して、ホスト11からの次のコマンドのパケット受信を行なうようになる。

【0168】

しかしながら、コマンドの使い方によってはパケット転送の途中でホスト11から次のコマンドの送信要求があつてもこれを抑止してパケット転送をあるパケットまで続けたい場合がある。

【0169】

例えば図28の第2パターンのファーストパーティキューライトDMAコマンド処理にあっては、ホスト11からコマンド受信してパケット転送準備を行なった後、コマンド受信に対する応答用のRegDHパケットとこれに続く図27のステップS1のDMA SUパケットを転送するまでは、ホスト11からの次のコマンドによるパケット転送要求を抑止する必要がある。

【0170】

このような場合に図23の実施形態にあっては、コマンド処理部190によるコマンド解析結果に基づくパケット転送準備処理の段階で、パケット制御条件設定部192がインターフェース回路部30のアプリケーション層48に設けたパケット制御実行回路196の制御レジスタ198に対し、即ち図24の制御レジスタ198に対し、その受信レディ抑止ビット204にビット1をセットすると同時にパケット数210としてパケット数=2を設定し、パケット転送を開始する。

【0171】

制御レジスタ198に対する受信レディ抑止ビット204のセットと、パケット数210の「2」の設定を行ってパケット転送を開始すると、デバイス11に対するコマンド受信応答用のRegDHパケットに続いて図28のステップS1でDMAセットアップパケット(DMA SUパケット)の転送が完了した段階で、転送パケット数が制御レジスタ198の設定パケット数に一致し、この時点でパケット制御実行回路196がそのハードウェアによって図24の制御レジスタ198の受信レディ抑止ビット204をそれまでの1から0にリセットし、同時に受信レディ抑止解除ビット205を0から1にセットする。

【0172】

この結果、アプリケーション層48に設けている受信レディ抑止回路200にあっては、インターフェース回路部30によるパケット転送の開始でパケットを2つ転送するまでは受信レディ抑止制御が行われ、その間にホスト11のインターフェース回路部40より次のコマンドの送信レディ信号を受けても受信レディ信号を応答せず、パケット転送が中断することを抑止する。

【0173】

そして2つめのパケットが転送した後は、受信レディ信号の抑止解除がハードウェアで自動的に行われ、それ以降のパケット転送中にホスト11側より次のコマンドの送信要求があればこれを許容して現在のパケット転送を中断して新たなコマンドの受信処理を行なうことになる。

【0174】

図29は、図23の実施形態において図28のコマンド処理におけるパケット転送のタイムチャートであり、パケット転送中にホスト側から次のコマンドの送信要求が無かった場合である。

【0175】

図29において、ホスト11でコマンドパケット送信要求212が発生するとハードディスクドライブとなるデバイス10aに対し送信レディ信号(XRDY)送信214を行い、デバイス10a側でパケット受信OK状態216であれば受信レディ信号(RRDY)送信218を行い、これを受けてホスト11はコマンドパケット送信220を行い、パケット送信224によりデバイス10aにコマンドパケットが送信され、コマンドRegHDパケット受信完了226となる。

【0176】

ここでホスト11からコマンドをデバイス10aに転送するためのプロトコルは

- (1) 送信レディ信号(XRDY)送信214
- (2) 受信レディ信号(RRDY)送信218
- (3) パケット送信224

の3段階の信号送信を経てパケット転送が行われ、この3つの転送処理をまとめたものが点線で囲むようにRegHDパケット224の転送を表すこととなる。

【0177】

そこで説明に簡単にするため RegHD パケット 224 以降のパケット転送についてはブロック矢印により示すことで送信レディ信号 (XRDY) 送信、受信レディ信号 (RRDY) 送信及びパケット送信をひとつにまとめて示している。この点は図 2 の実施形態に対応して図 3～図 6 に示した各パケットについても同じである。

【0178】

再び図 29 を参照するに、デバイス 10a はコマンド RegHD パケット受信完了 226 が済むと、アプリケーション層 48 のハードウェアによってコマンド解析が行われ、このコマンド解析結果に基づきファームウェアとしての MPU 34 がパケット準備処理 228 を実行する。

【0179】

このパケット準備処理 228 は次の処理ステップからなる。

ステップ S1: ハードウェアによって解析されたパケット情報を処理する。

ステップ S2: 送信するパケットを準備する。

ステップ S3: パケット転送の開始を設定する。

【0180】

このようなファームウェアによるパケット準備処理 228 が行われると、まずコマンドの正常受信を示す応答パケットとして RegDH パケット 230 をホスト 11 に転送し、ホスト 11 は RegDH パケット受信完了 232 となる。

【0181】

続いてデバイス 10a は DMA セットアップパケット (DMASU パケット) 234 を転送し、これを受けてホスト 11 は DMASU パケット受信完了 236 となる。次にホスト 11 がデバイス 10a に対しデータパケット 238 を転送し、これを受けてデバイス 10a はデータパケット受信完了 240 となる。

【0182】

次にデバイス 10a は DMA 起動パケット (DMACT パケット) 242 をホスト 11 に送り、これを受けて DMACT パケット受信完了 244 となる。それ以降はデバイス 10a 側でデータパケットの受信によるセクタカウンタが 0 となるまでホスト 11 からのデータパケットの受信とホストに対する DMACT パケットの送信を繰り返し、最終的に図 26 ステップ S6 のようにデバイス 10a からホスト 11 に対し、セットデバイスビットパケット (SETDB パケット) を転送して処理を終了する。

【0183】

図 30 は、図 29 と同じ図 28 の第 2 パターンのコマンド受信に対するパケット転送処理のタイムチャートであり、この場合にはデバイス 10a で RegDH パケット 230 の転送処理を行ってホスト 11 で RegDH パケット受信完了となった後、次コマンドパケット送信要求 246 が発生している。

【0184】

このような次コマンドパケット送信要求 246 が発生した場合、デバイス 10a 側において受信レディ抑止が行われていない場合には、ホスト 11 からの次コマンドパケット送信要求 246 に伴う送信レディ信号 (XRDY) 送信 248 を受けて、受信レディ信号 (RRDY) 送信 250 が行われ、次コマンドパケット送信 252 によりパケット送信 254 が行われ、レディバース 10a において次コマンドについてのパケット受信完了 256 となる。

【0185】

この送信レディ信号 (XRDY) 送信 248、受信レディ信号 (RRDY) 送信 250 及びパケット送信 254 は次のコマンド転送における RegDH パケット 255 の転送となり、この間、デバイス 10a にあっては図 29 で行っていた DMASU パケット 234 以降のパケット転送を中断することとなり、現在実行中のパケット転送に時間遅れを生ずることとなる。

【0186】

そこでこのような場合には図23の実施形態にあつてはコマンド受信完了に伴うファームウェアとしてのMPU34によるパケット準備処理の際にパケット制御条件設定部192により、制御レジスタ198に受信レディ信号(RRDY)の抑止と抑止を解除するまでの転送パケット数をセットし、設定したパケット数の転送が完了するまではホスト11からの次のコマンドのパケット送信要求を抑止させる。

【0187】

図31は、パケット転送中にホスト11からの次のコマンド要求を抑止し、パケット準備処理の段階で設定したパケット数の転送がすんだ後に抑止を解除する図23の実施形態によるパケット転送処理のタイムチャートである。

【0188】

図31において、ホスト11のコマンドパケット送信要求212からデバイス10aのRegHDパケット受信完了226までは図30と同じであるが、次のファームウェアとしてのMPU34によるパケット準備処理260において、図24の制御レジスタ198に対する受信レディ信号(RRDY)抑止ビット204のセット、受信レディ信号(RRDY)抑止解除ビット206のリセット及びパケット数210の「パケット数=2」のセットを行った後パケット転送を開始する。

【0189】

この場合には転送開始後のパケット数=2に達するまで受信レディ信号(RRDY)の抑止262が行われる。このため図30の場合と同様にしてRegHDパケット230の転送後にホスト11で次コマンドパケット送信要求246が発生して、送信レディ信号(XRDY)送信248が行われた後、受信レディ信号(RRDY)抑止262によりホスト11に対する受信応答信号(RRDY)の送信は行われず、現在実行中のコマンドに基づく次のDAMSUパケット234の転送が行われる。

【0190】

このDAMSUパケット234の転送が完了するとデバイス10a側のインターフェース回路部30におけるハードウェアにより設定パケット数に転送パケット数が一致したことが判別され、図24の制御レジスタ198の受信レディ信号(RRDY)抑止ビット204が1から0にリセットされ、同時に受信レディ信号(RRDY)抑止解除ビット206が0から1にセットされることによって、図31に示すハードウェア抑止解除266が行われる。

【0191】

このためデバイス10aからはすでに受信している次のコマンドパケット送信要求246に伴う送信レディ信号(XRDY)送信248に対し、抑止解除をうけて受信レディ信号(RRDY)送信250を行い、次コマンドパケット送信252となってパケット送信254が行われデバイス10aにおいて次コマンドパケット受信完了256となり、ファームウェアとしてのMPU34は次コマンド処理268を実行することとなる。

【0192】

ここでデバイス10aのインターフェース回路部30における受信レディ信号(RRDY)抑止262に処理中にあつては、ファームウェアとしてのMPU34にあつては受信レディ信号の抑止解除を行なうためのパケット転送状態監視が不要となる監視フリー状態264となり、監視フリー状態264にあつては他の内部処理を実行することができる。

【0193】

図32は、図31のデバイス10aにおけるファームウェアとしてのMPU34によるパケット準備処理260の処理手順を示したフローチャートである。このパケット準備処理にあつては、ステップS1でインターフェース回路部30のハードウェアにより解析されたパケット情報を処理し、ステップS2で送信パケットを準備した後、ステップS3で図24の制御レジスタ198に受信レディ信号(RRDY)の抑止ビットと抑止解除を行なうパケット数を設定した後、ステップS4で転送開始ビットを設定してパケット転送処理を開始することとなる。

【0194】

次に図23の実施形態で特定のコマンドを受信してパケット転送を終了した際のパワーモードの制御処理を説明する。このパケット転送にともなうパワーモード処理としては例えばホスト11からシーク要求コマンドを受信した場合の処理がある。

【0195】

図33は、シーク要求コマンドを受信した後のパケット数の設定によりパワーモードに突入させる制御のタイムチャートである。

【0196】

図33において、ホスト11からシーク要求コマンドパケット送信要求270が発生すると、RegHDパケット282にまとめて示すように、送信レディ信号(XRDY)送信272が行われデバイス10a側でパケット受信OK状態274にあれば受信レディ信号(RRDY)送信276を行う。

【0197】

これを受けてホスト11はシーク要求コマンドパケット送信278によりパケット送信280を行い、デバイス10a側でシーク要求コマンドパケット受信完了284となる。続いてファームウェアとしてのMPU34としてはパケット準備処理296を実行する。

【0198】

このパケット準備処理296は図34のフローチャートに示すようになる。まずステップS1でインターフェース回路部30のハードウェアにより解析されたパケット情報を処理し、シーク及びパワーモードの準備処理を行なう。

【0199】

次にステップS2で送信するパケットを準備し、同時にパワーモードに突入するための転送パケット数をこの例では「パケット数=1」に設定する。次にステップS3でシーク動作を起動する処理を行なった後、ステップS4で図24の制御レジスタ198のパワーモード開始ビット208を0から1に設定し、ステップS5で転送開始ビットをセットし転送処理を開始する。

【0200】

再び図33を参照するに、このようなパケット準備処理296により、パケット転送が開始されると、すでに受け取ったホスト11からのRegHDパケット282に対する応答パケットとしてRegDHパケット288を転送し、ホスト11でRegDHパケット受信完了290となる。

【0201】

そしてホスト11に対するRegDHパケット288の転送が完了すると、転送済みのパケット数が図24の制御レジスタ198のパケット数210に設定した「パケット数=1」に一致することから、図23のパケット制御実行回路196による信号出力を受けてパワーモード回路202が動作し、パワーモード突入294となる。

【0202】

このパワーモード突入294による処理は図23のインターフェース回路部30においてシーク動作が完了するまでの間ホスト11側からのコマンド転送要求がない限り、インターフェース回路部30における電力消費を抑えるパワーセーブ制御を行なうことになる。

【0203】

そしてパワーモード突入294に突入するための転送パケット数と設定パケット数との比較は、インターフェース回路部30のハードウェアにより行われており、その間、ファームウェアとしてのMPU34はフリー状態298となり、他の内部処理を実行することができる。

【0204】

図35は、ホストからのコマンドを受信した後の転送パケット数により特定の機能を制御する本発明の他の実施形態のブロック図であり、図23の実施形態にあっては、特定の機能を制御するための転送パケット数の判断をインターフェース回路部30側のハードウェアで行うようにしていたが、この実施形態にあっては、ファームウェアとしてのMPU

34側で行うようにしたことを特徴とする。

【0205】

このため図35の実施形態にあつては、ファームウェアとしてのMPU34にコマンド処理部190、パケット制御条件設定部300に加えて、パケット制御条件監視部302を設けている。

【0206】

またインターフェース回路部30側には、図23と同様に受信レディ信号(RRDY)抑止回路200とパワーモード回路202が設けられるが、転送パケット数の監視はMPU34側で行われることから制御レジスタ304のみが設けられ、この制御レジスタ304は図36のように、受信レディ信号(RRDY)抑止ビット305、受信レディ信号(RRDY)抑止解除ビット306及びパワーモード開始ビット308を設けているが、図24のようにパケット数の設定は行っていない。

【0207】

図37は、図35の実施形態において、図28の第2パターンのコマンド処理においてデバイスからのパケット転送の先頭の2パケットの間、ホスト11からの次のコマンドの転送要求を抑止する場合のタイムチャートである。

【0208】

この図37を図31の転送パケット数をハードウェアにより監視する場合に比べると、デバイス10aにおけるパケット準備処理310とパケット監視処理314がファームウェアにより行われる点が相違し、他の処理は同じである。

【0209】

図37におけるファームウェアによるパケット準備処理310とパケット監視処理314の処理手順は、図38のフローチャートのようになる。図38において、ステップS1～S4は図37のパケット準備処理310であり、次のステップS5～S9が図37のパケット監視処理314となる。

【0210】

この転送パケット監視処理にあつては、準備処理としてステップS1でインターフェース回路部30のハードウェアにより解析されたパケット情報を処理し、ステップS2で送信パケットを準備した後、ステップS3で図36の制御レジスタ304に対し受信レディ信号(RRDY)抑止ビットとパケット数を設定する。

【0211】

この場合、抑止を行うパケット数は「パケット数＝2」を設定する。続いてステップS4で転送開始ビットを設定し、パケット転送処理を開始した後は、ステップS5以降の監視処理に入る。パケット監視処理にあつては、ステップS5でパケット送信開始を確認し、ステップS6でパケット送信完了を確認すると、ステップS7で転送パケット数を1つインクリメントし、ステップS8で制御レジスタ304の設定パケット数と比較して、一致するか否か判別し、一致するまでステップS5からの処理を繰り返す。

【0212】

転送パケット数が設定パケット数に一致すると、ステップS9に進み、図36の受信レディ信号(RRDY)抑止解除ビット306をセットし、これによってホスト11からの次のコマンドの送信要求を受け入れ可能とする。

【0213】

図39は、図35の実施形態においてホスト11からシーク要求コマンドを受信して、その後のパケット転送で所定パケット数を転送した後に、パワーモードに突入する制御処理のタイムチャートである。

【0214】

このシーク要求コマンドの実行に伴う転送でパワーモードに突入する制御は、基本的には図33の転送パケット数をインターフェース回路部のハードウェアにより監視する実施形態と同じであるが、パケット準備処理320及びパケット監視処理322をファームウェアとしてのMPU36で行っている点が相違する。

【0215】

このファームウェアにより行うパケット準備処理320及びパケット監視処理322の処理手順は、図40のパケット準備監視処理のフローチャートのようになる。

【0216】

図40のフローチャートにあっては、ステップS1～S5が図39のパケット準備処理320であり、残りのステップS6～S10が図39のパケット監視処理322となる。まずパケット準備処理は、ステップS1でインターフェース回路部30のハードウェアにより解析されたシーク要求コマンドに対するパケット情報を処理し、シーク及びパワーモードを準備処理する。

【0217】

次に、ステップS2で転送するパケットを準備する。更にステップS3でシーク動作を起動した後、ステップS4で図36の制御レジスタ304のパワーモード開始ビット308を設定した後、ステップS5で転送開始ビットを設定して転送を開始する。

【0218】

転送中の監視処理にあっては、ステップS6でパケット送信開始を確認し、ステップS7でパケット送信完了を確認すると、ステップS8で送信パケット数を1つインクリメントし、ステップS9で予め設定しているパワーモード突入に必要な転送パケット数、例えば「転送パケット数=1」と比較する。

【0219】

この場合には、転送パケット1つの転送で設定パケット数に達することから、ステップS10に進み、パワーモードへの投入指示をパワーモード回路202に対し行い、インターフェース回路部30において電力消費を節減するパワーセーブの動作状態とする。

【0220】

ここで図23及び図35の実施形態については、転送パケット数により制御する特定の機能として受信レディ信号の抑止と抑止解除、シーク要求コマンドを受信した後のパワーモードへの投入を例に取るものであったが、これ以外にデバイス側でホストとのパケット転送に伴って必要とする転送パケット数で制御の開始または停止を可能とする適宜の機能の制御につき、そのまま適用することができる。

【0221】

なお、上記の実施形態は、シリアル伝送線を使用したパケット転送としてシリアルATAインターフェースに本発明を適用した場合を例にとっているが、本発明はこれに限定されず、適宜のシリアルインターフェースにつきそのまま適用できる。

【0222】

また上記の実施形態は、ホストとハードディスクドライブとの間のデータ転送を例に取るものであったが、デバイスとしてはハードディスクドライブ以外に適宜のデバイスとすることができる。

【0223】

ここで、本発明の特徴をまとめると次の付記のようになる。

(付記)

(付記1)

物理層、リンク層、トランスポート層及びアプリケーション層を備え、ホストとの間でシリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用インターフェース装置に於いて、

前記トランスポート層に設けられ、前記物理層及びリンク層を介してホストから受信されたコマンドパケット又はデータパケットを先入れ先出しにより格納する受信用FIFOと

データ転送中に前記受信用FIFOに格納されたコマンドを検出してコマンド検出信号を出力するコマンド検出回路と、

前記アプリケーション層に設けられ、前記受信用FIFOのコマンド内容をロードする受信用タスクファイルレジスタと、

前記アプリケーション層に設けられ、パケット送信用のコマンド又はデータをロードする送信用タスクファイルレジスタと、
前記トランスポート層に設けられ、前記送信用タスクファイルレジスタの内容を先入れ先出しで格納し、前記リンク層及び物理層を介してコマンドパケット又はデータパケットを前記ホストに送信させる送信用 F I F O と、
データ転送中に、ホストから別のコマンドパケットを受信するための空き時間を生成する空き時間生成部と、
前記空き時間にホストからコマンドパケットを受信した場合、データ転送を一時停止して受信コマンドを解読して処理を実行した後に、データ転送を再開する転送中コマンド処理部と、
を備えたことを特徴とするインターフェース装置。(1)

【0224】

(付記2)

付記1記載のインターフェース装置に於いて、前記転送中コマンド処理部は、プログラムの実行で実現されるファームウェアで構成され、
前記空き時間に受信して前記受信用 F I F O に格納されたコマンドパケットにつき前記コマンド検出回路からコマンド検出信号が出力された場合、実行中のデータ転送を一時停止させて停止時のパラメータをメモリに退避させる一時停止処理部と、
前記受信用 F I F O から受信用タスクファイルレジスタにロードされたコマンド内容を解読するコマンド解読部と、
前記コマンド解読部がデータ転送の打切りを判別した場合、現在実行中のコマンド及び退避したパラメータを廃棄してデータ転送を終了させるデータ転送打切部と、
前記コマンド解読部がデータ転送の継続を判別した場合は、前記受信用タスクファイルレジスタのコマンド内容をコマンドキューに投入すると共に、前記送信用 F I F O にコマンド受信応答情報を格納して前記リンク層及び物理層を介して前記ホストにコマンド受信応答パケットを送信した後、前記データ転送の一時停止を解除すると共に退避したパラメータをセットしてデータ転送を再開させる転送再開部と、
を備えたことを特徴とするインターフェース装置。(2)

【0225】

(付記3)

付記1記載のインターフェース装置に於いて、前記空き時間生成部は、前記ホストとの間で送信又は受信するデータパケットの転送完了を検出して一定の空き時間を設定することを特徴とするインターフェース装置。(3)

【0226】

(付記4)

付記2記載のインターフェース装置に於いて、前記転送再開部は、前記送信用 F I F O にデータ転送の一時停止の際に格納されていたデータを受信コマンドの応答データに書替えてコマンド受信応答パケットを転送させた後に、退避したパラメータをセットしてデータ転送を再開させることを特徴とするインターフェース装置。(4)

【0227】

(付記5)

ホストとの間でシリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用のインターフェース装置に於いて、
ホストから受信されたコマンドパケット又はデータパケットを先入れ先出しにより格納する受信用 F I F O と、
データ転送中に前記受信用 F I F O に格納されたコマンドを検出してコマンド検出信号を出力するコマンド検出回路と、
前記受信用 F I F O のコマンド内容をロードする受信用タスクファイルレジスタと、
パケット送信用のコマンド又はデータをロードする送信用タスクファイルレジスタと、
前記送信用タスクファイルレジスタの内容を先入れ先出しで格納し、コマンドパケット又

はデータパケットを前記ホストに送信させる送信用FIFOと、
データ転送中に、ホストから別のコマンドパケットを受信するための空き時間を生成する
空き時間生成部と、
前記空き時間にホストからコマンドパケットを受信した場合、データ転送を一時停止して
受信コマンドを解読して処理を実行した後に、データ転送を再開する転送中コマンド処理
部と、
を備えたことを特徴とするインターフェース装置（5）

【0228】

（付記6）

付記5記載のインターフェース装置に於いて、前記転送中コマンド処理部は、プログラ
ムの実行で実現されるファームウェアで構成され、
前記空き時間に受信して前記受信用FIFOに格納されたコマンドパケットにつき前記コ
マンド検出回路からコマンド検出信号が出力された場合、実行中のデータ転送を一時停止
させて停止時のパラメータをメモリに退避させる一時停止処理部と、
前記前記受信用FIFOから受信用タスクファイルレジスタにロードされたコマンド内容
を解読するコマンド解読部と、
前記コマンド解読部がデータ転送の打切りを判別した場合、現在実行中のコマンド及び退
避したパラメータを廃棄してデータ転送を終了させるデータ転送打切部と、
前記コマンド解読部がデータ転送の継続を判別した場合は、前記受信用タスクファイルレ
ジスタのコマンド内容をコマンドキューに投入すると共に、前記送信用FIFOにコマン
ド受信応答情報を格納して前記ホストにコマンド受信応答パケットを送信した後、前記デ
ータ転送の一時停止を解除すると共に退避したパラメータをセットしてデータ転送を再開
させる転送再開部と、
を備えたことを特徴とするインターフェース装置。（6）

【0229】

（付記7）

付記5記載のインターフェース装置に於いて、前記空き時間生成部は、前記ホストとの
間で送信又は受信するデータパケットの転送終了を検出して一定の空き時間を設定するこ
とを特徴とするインターフェース装置。

【0230】

（付記8）

付記6記載のインターフェース装置に於いて、前記転送再開部は、前記送信用FIFO
にデータ転送の一時停止の際に格納されていたデータを受信コマンドの応答データに書替
えてコマンド受信応答パケットを転送させた後に、退避したパラメータをセットしてデー
タ転送を再開させることを特徴とするインターフェース装置。

【0231】

（付記9）

物理層、リンク層、トランスポート層及びアプリケーション層を備え、
前記トランスポート層に設けられ、前記物理層及びリンク層を介してホストから受信され
たコマンドパケット又はデータパケットを先入れ先出しにより格納する受信用FIFOと
、
データ転送中に前記受信用FIFOに格納されたコマンドを検出してコマンド検出信号を
出力するコマンド検出回路と、
前記アプリケーション層に設けられ、前記受信用FIFOのコマンド内容をロードする受
信用タスクファイルレジスタと、
前記アプリケーション層に設けられ、パケット送信用のコマンド又はデータをロードする
送信用タスクファイルレジスタと、
前記トランスポート層に設けられ、前記送信用タスクファイルレジスタの内容を先入れ先
出しで格納し、前記リンク層及び物理層を介してコマンドパケット又はデータパケットを
前記ホストに送信させる送信用FIFOと、

を備え、ホストとの間でシリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用インターフェースのパケット伝送方法に於いて、
データ転送中に、ホストから別のコマンドパケットを受信するための空き時間を生成する空き時間生成ステップと、
前記空き時間にホストからコマンドパケットを受信した場合、データ転送を一時停止して受信コマンドを解読して処理を実行した後に、データ転送を再開する転送中コマンド処理ステップと、
を備えたことを特徴とするパケット転送方法。(6)

【0232】

(付記10)

付記9記載のパケット転送方法に於いて、前記転送中コマンド処理ステップは、
前記空き時間に受信して前記受信用FIFOに格納されたコマンドパケットにつき前記コマンド検出回路からコマンド検出信号が出力された場合、実行中のデータ転送を一時停止させて停止時のパラメータをメモリに退避させる一時停止処理ステップと、
前記受信用FIFOから受信用タスクファイルレジスタにロードされたコマンド内容を解読するコマンド解読ステップと、
前記コマンド解読ステップでデータ転送の打切りを判別した場合、現在実行中のコマンド及び退避したパラメータを廃棄してデータ転送を終了させるデータ転送打切ステップと、
前記コマンド解読ステップでデータ転送の継続を判別した場合は、前記受信用タスクファイルレジスタのコマンド内容をコマンドキューに投入すると共に、前記送信用FIFOにコマンド受信応答情報を格納して前記リンク層及び物理層を介して前記ホストにコマンド受信応答パケットを送信した後、前記データ転送の一時停止を解除すると共に退避したパラメータをセットしてデータ転送を再開させる転送再開ステップと、
を備えたことを特徴とするパケット転送方法。(7)

【0233】

(付記11)

付記9記載のパケット転送方法に於いて、前記空き時間生成ステップは、前記ホストとの間で送信又は受信するデータパケットの転送終了を検出して一定の空き時間を設定することを特徴とするパケット転送方法。(8)

【0234】

(付記12)

付記10記載のパケット転送に於いて、前記転送再開ステップは、前記送信用FIFOにデータ転送の一時停止の際に格納されていたデータを受信コマンドの応答データに書替えてコマンド受信応答パケットを転送させた後に、退避したパラメータをセットしてデータ転送を再開させることを特徴とするパケット転送方法。(9)

【0235】

(付記13)

ホストから受信されたコマンドパケット又はデータパケットを先入れ先出しにより格納する受信用FIFOと、
データ転送中に前記受信用FIFOに格納されたコマンドを検出してコマンド検出信号を出力するコマンド検出回路と、
前記受信用FIFOのコマンド内容をロードする受信用タスクファイルレジスタと、
パケット送信用のコマンド又はデータをロードする送信用タスクファイルレジスタと、
前記送信用タスクファイルレジスタの内容を先入れ先出しで格納し、コマンドパケット又はデータパケットを前記ホストに送信させる送信用FIFOと、
を備え、ホストとの間でシリアル伝送によりコマンドのデータ転送方法に於いて、
データ転送中に、ホストから別のコマンドパケットを受信するための空き時間を生成する空き時間生成ステップと、
前記空き時間にホストからコマンドパケットを受信した場合、データ転送を一時停止して受信コマンドを解読して処理を実行した後に、データ転送を再開する転送中コマンド処理

ステップと、
を備えたことを特徴とするパケット転送方法。(10)

【0236】

(付記14)

付記13記載のパケット転送方法に於いて、前記転送中コマンド処理ステップは、
前記空き時間に受信して前記受信用FIFOに格納されたコマンドパケットにつき前記
コマンド検出回路でコマンドからコマンド検出信号が出力された場合、実行中のデータ転
送を一時停止させて停止時のパラメータをメモリに退避させる一時停止処理ステップと、
前記受信用FIFOから受信用タスクファイルレジスタにロードされたコマンド内容を解
読するコマンド解読ステップと、
前記コマンド解読ステップでデータ転送の打切りを判別した場合、現在実行中のコマンド
及び退避したパラメータを廃棄してデータ転送を終了させるデータ転送打切ステップと、
前記コマンド解読ステップでデータ転送の継続を判別した場合は、前記受信用タスクフ
ァイルレジスタのコマンド内容をコマンドキューに投入すると共に、前記送信用FIFOに
コマンド受信応答情報を格納して前記ホストにコマンド受信応答パケットを送信した後、
前記データ転送の一時停止を解除すると共に退避したパラメータをセットしてデータ転送
を再開させる転送再開ステップと、
を備えたことを特徴とするパケット転送方法。

【0237】

(付記15)

付記13記載のパケット転送方法に於いて、前記空き時間生成ステップは、前記ホスト
との間で送信又は受信するデータパケットの転送終了を検出して一定の空き時間を設定す
ることを特徴とするパケット転送方法。

【0238】

(付記16)

付記14記載のパケット転送方法に於いて、前記転送再開ステップは、前記送信用F
IFOにデータ転送の一時停止の際に格納されていたデータを受信コマンドの応答データに
書替えてコマンド受信応答パケットを転送させた後に、退避したパラメータをセットして
データ転送を再開させることを特徴とするパケット転送方法。

【0239】

(付記17)

物理層、リンク層、トランスポート層及びアプリケーション層を備え、ホストとの間で
シリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用のイン
ターフェース装置に於いて、
前記トランスポート層に設けられ、前記物理層及びリンク層を介してホストから受信され
たコマンドパケット又はデータパケットを先入れ先出しにより格納する受信用FIFOと
、
前記アプリケーション層に設けられ、前記受信用FIFOのコマンド内容をロードする受
信用タスクファイルレジスタと、
前記アプリケーション層に設けられ、パケット送信用のコマンド又はデータをロードする
送信用タスクファイルレジスタと、
前記トランスポート層に設けられ、前記送信用タスクファイルレジスタの内容を先入れ先
出しで格納し、前記リンク層及び物理層を介してコマンドパケット又はデータパケットを
前記ホストに送信させる送信用FIFOと、
前記送信用FIFOに常に所定の1単位のデータが滞留するようにデータを入出力する共
に、パケットの先頭データの入出力に同期してヘッド信号を出力し、パケットの終端デ
ータの入出力に同期してテール信号を出力する入出力制御部と、
データ送信中にエラーによりデータ入力が停止した場合、前記送信用FIFOに滞留して
いる1単位のデータをテール信号と共にリンク層に出力してホストにデータパケットを転
送させるエラー終了転送制御部と、

を備えたことを特徴とするインターフェース装置。(11)

【0240】

(付記18)

付記17記載のインターフェース装置に於いて、前記入出力制御部は、前記送信用FIFOに受信データを格納する場合、前に受信したデータを出力した後に格納することを特徴とするインターフェース装置。(12)

【0241】

(付記19)

付記17記載のインターフェース装置に於いて、前記入出力制御部は、前記送信用FIFOに1単位のデータとして最小単位データを滞留させることを特徴とするインターフェース装置。(13)

【0242】

(付記20)

物理層、リンク層、トランスポート層及びアプリケーション層を備え、前記トランスポート層に設けられ、前記物理層及びリンク層を介してホストから受信されたコマンドパケット又はデータパケットを先入れ先出しにより格納する受信用FIFOと、前記アプリケーション層に設けられ、前記受信用FIFOのコマンド内容をロードする受信用タスクファイルレジスタと、前記アプリケーション層に設けられ、パケット送信用のコマンド又はデータをロードする送信用タスクファイルレジスタと、前記トランスポート層に設けられ、前記送信用タスクファイルレジスタの内容を先入れ先出しで格納し、前記リンク層及び物理層を介してコマンドパケット又はデータパケットを前記ホストに送信させる送信用FIFOと、を備え、ホストとの間でシリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用インターフェースのパケット転送方法に於いて、前記送信用FIFOに常に所定の1単位のデータが滞留するようにデータを入出力する共に、パケットの先頭データの入出力に同期してヘッド信号を出力し、パケットの終端データの入出力に同期してテール信号を出力する入出力制御ステップと、データ送信中にエラーによりデータ入力が停止した場合、前記送信用FIFOに滞留している1単位のデータをテール信号と共にリンク層に出力してホストにデータパケットを転送させるエラー終了転送制御ステップと、を備えたことを特徴とするパケット転送方法。(14)

【0243】

(付記21)

付記20記載のパケット転送方法に於いて、前記入出力制御ステップは、前記送信用FIFOに受信データを格納する場合、前に受信したデータを出力した後に格納することを特徴とするパケット転送方法。

【0244】

(付記22)

付記20記載のパケット転送方法に於いて、前記入出力制御ステップは、前記送信用FIFOに1単位のデータとして最小単位データを滞留させることを備えたことを特徴とするパケット転送方法。

【0245】

(付記23)

物理層、リンク層、トランスポート層及びアプリケーション層を備え、ホストとの間でシリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用のインターフェース装置に於いて、ホストから受信したコマンドを解釈してパケット転送を開始する際に、パケット転送開始後に実行する制御機能の種別と前記制御機能の開始又は終了を決める送信又は受信するパ

ケット数を設定するケット制御条件設定部と、
ケット転送中における前記設定ケット数への到達を検出して前記制御機能を停止又は
起動するケット制御実行回路部と、
を備えたことを特徴とするインターフェース装置。(15)

【0246】

(付記24)

付記23記載のインターフェース装置に於いて、
前記ケット制御条件設定部は、ケット転送開始に先立って、ケット転送中のホス
トからのコマンド送信要求に対する受信準備応答の抑止を解除するケット数を設定し、
前記ケット制御実行回路部は、ケット転送開始時にホストからのコマンド送信要求に
対する受信準備応答の抑止動作を起動し、転送ケット数が設定ケット数に到達した時
に前記抑止動作を解除することを特徴とするインターフェース装置。(16)

【0247】

(付記25)

付記23記載のインターフェース装置に於いて、
前記ケット制御条件設定部は、ケット転送開始に先立って、ケット転送後のパワー
モードとパワーモードに突入するケット数を設定し、
前記ケット制御実行回路部は、ケット転送開始後に転送ケット数が設定ケット数
に到達した時に前記パワーモードへの突入を指示することを特徴とするインターフェース
装置。(17)

【0248】

(付記26)

物理層、リンク層、トランスポート層及びアプリケーション層を備え、ホストとの間で
シリアル伝送によりコマンド及びデータをケット形式により転送するデバイス用インタ
ーフェースのケット転送方法に於いて、
ホストから受信したコマンドを解釈してケット転送を開始する際に、ケット転送開始
後に実行する制御機能の種別と前記制御機能の開始又は終了を決める送信ケット又は受
信ケットのケット数を制御レジスタに設定するケット制御条件設定ステップと、
ケット転送中における前記制御レジスタの設定ケット数への到達を検出して前記制御
機能を起動又は停止するケット制御実行ステップと、
を備えたことを特徴とするケット転送方法。(18)

【0249】

(付記27)

付記26記載のケット転送方法に於いて、
前記ケット制御条件設定ステップは、ケット転送開始に先立って、ケット転送中の
ホストからのコマンド送信要求に対する受信準備応答の抑止を解除するケット数を設定
し、
前記ケット制御実行ステップは、ケット転送開始時にホストからのコマンド送信要求
に対する受信準備応答の抑止動作を起動し、転送ケット数が設定ケット数に到達した
時点で前記抑止動作を解除することを特徴とするケット転送方法。

【0250】

(付記28)

付記26記載のケット転送方法に於いて、
前記制御条件設定ステップは、ケット転送開始に先立って、ケット転送後のパワーモ
ードとパワーモードに突入するケット数を設定し、
前記制御指示ステップは、ケット転送開始後に転送ケット数が設定ケット数に到達
した時点で前記パワーモードへの突入を指示することを特徴とするケット転送方法。

【0251】

(付記29)

物理層、リンク層、トランスポート層及びアプリケーション層を備え、ホストとの間で

シリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用のインターフェース装置に於いて、
ホストから受信したコマンドを解読してパケット転送を開始する際に、パケット転送開始後に実行する制御機能の種別を設定するパケット制御条件設定部と、
パケット転送開始後に、前記制御機能の開始又は終了を決めるパケット転送状態を検出して前記制御機能を起動又は停止するパケット制御条件監視部と、
を備えたことを特徴とするインターフェース装置。(19)

【0252】

(付記30)

付記29記載のインターフェース装置に於いて、
前記パケット制御条件設定部は、パケット転送開始に先立って、パケット転送中のホストからのコマンド送信要求に対する受信準備応答の抑止を設定し、
前記パケット制御条件監視部は、パケット転送開始時にホストからのコマンド送信要求に対する受信準備応答の抑止動作を起動し、転送パケット数が所定のパケット数に到達した時点で前記抑止動作を解除することを特徴とするインターフェース装置。

【0253】

(付記31)

付記29記載のインターフェース装置に於いて、
前記パケット制御条件設定部は、パケット転送開始に先立って、パケット転送後のパワーモードを設定し、
前記パケット制御条件監視部は、パケット転送開始後に転送パケット数が設定パケット数に到達した時点で前記パワーモードへの突入を指示することを特徴とするインターフェース装置。

【0254】

(付記32)

物理層、リンク層、トランスポート層及びアプリケーション層を備え、ホストとの間でシリアル伝送によりコマンド及びデータをパケット形式により転送するデバイス用インターフェースのパケット転送方法に於いて、
ホストから受信したコマンドを解読してパケット転送を開始する際に、パケット転送開始後に実行する制御機能の種別を設定するパケット制御条件設定ステップと、
パケット転送開始後に、前記制御機能の開始又は終了を決めるパケット転送状態を検出して前記制御機能の起動又は停止を指示するパケット制御条件監視ステップと、
を備えたことを特徴とするパケット転送方法。(20)

【0255】

(付記33)

付記32記載のパケット転送方法に於いて、
前記パケット制御条件設定ステップは、パケット転送開始に先立って、パケット転送中のホストからのコマンド送信要求に対する受信準備応答の抑止を設定し、
前記パケット制御条件監視ステップは、パケット転送開始時にホストからのコマンド送信要求に対する受信準備応答の抑止動作を起動し、転送パケット数が所定のパケット数に到達した時点で前記抑止動作を解除することを特徴とするパケット転送方法。

【0256】

(付記34)

付記32記載のパケット転送方法に於いて、
前記パケット制御条件設定ステップは、パケット転送開始に先立って、パケット転送後のパワーモードを設定し、
前記パケット制御条件監視ステップは、パケット転送開始後に転送パケット数が設定パケット数に到達した時点で前記パワーモードへの突入を指示することを特徴とするパケット転送方法。

【図面の簡単な説明】

【0257】

- 【図1】 本発明が適用されるハードディスクドライブのブロック図
- 【図2】 図1のインターフェース回路部の実施形態のブロック図
- 【図3】 本発明によるライトアクセス時のパケット転送のタイムチャート
- 【図4】 従来のライトアクセス時のパケット転送のタイムチャート
- 【図5】 本発明によるリードアクセス時のパケット転送のタイムチャート
- 【図6】 従来のリードアクセス時のパケット転送のタイムチャート
- 【図7】 本発明が適用されるシリアルATA伝送シーケンスの説明図
- 【図8】 ホストからデバイスにコマンドを転送するRegHDパケットの説明図
- 【図9】 デバイスからホストにパケット受信応答を転送するRegDHパケットの説明図
- 【図10】 デバイスからホストに転送するDMAセットアップパケットの説明図
- 【図11】 デバイスからホストに転送するDMA起動パケットの説明図
- 【図12】 データパケットの説明図
- 【図13】 デバイスからホストに転送するセットデバイスビットパケットの説明図
- 【図14】 本発明によるパケット転送処理のフローチャート
- 【図15】 本発明による空き時間生成処理のフローチャート
- 【図16】 図14のステップS5における転送中コマンド受信処理のフローチャート
- 【図17】 図16に続く転送中コマンド受信処理のフローチャート
- 【図18】 送信用FIFOに対するデータ入力エラー発生した場合にもホストに対しデータパケットの転送を完結させる本発明の実施形態を示したブロック図
- 【図19】 送信用FIFOに対するデータの入出力制御の説明図
- 【図20】 図18の送信用FIFOにおける正常時の入出力制御のタイムチャート
- 【図21】 図18の送信用FIFOにおけるエラー発生時の入出力制御のタイムチャート
- 【図22】 エラー発生時に送信用FIFOにデータが残っていないことにより動作が停止する本発明の比較例としてのタイムチャート
- 【図23】 転送パケット数により特定の機能を制御する本発明の他の実施形態のブロック図
- 【図24】 図23の実施形態で使用する制御レジスタの説明図
- 【図25】 ライトDMAコマンド処理のフローチャート
- 【図26】 レガシー・キュー・ライトDMAコマンド処理のフローチャート
- 【図27】 第1パターンとしてのファースト・パーティ・キュー・ライトDMAコマンド処理のフローチャート
- 【図28】 第2パターンとしてのファースト・パーティ・キュー・ライトDMAコマンド処理のフローチャート
- 【図29】 図28のコマンド処理におけるパケット転送処理のタイムチャート
- 【図30】 図22のパケット転送中にホストから次のコマンド送信要求が発生した場合のタイムチャート
- 【図31】 パケット転送中にホストから次のコマンド送信要求を抑止する図23の実施形態によるパケット転送制御のタイムチャート
- 【図32】 図31のデバイス側のファームウェアによるパケット準備処理のフローチャート
- 【図33】 シーク要求コマンドに対する応答パケットの転送終了でパワーモードに突入する図23の実施形態によるパケット転送制御のタイムチャート
- 【図34】 図33のデバイス側のファームウェアによるパケット準備処理のフローチャート
- 【図35】 パケット数により特定の制御をファームウェアで監視して起動又は停止する本発明の他の実施形態のブロック図

【図 3 6】図 3 5 の実施形態で使用する制御レジスタの説明図

【図 3 7】パケット転送中にホストから次のコマンド送信要求をファームウェアで監視して抑止する図 3 5 の実施形態によるパケット転送制御のタイムチャート

【図 3 8】図 3 7 のファームウェアによるパケット監視処理のフローチャート

【図 3 9】シーク要求コマンドに対する応答パケットの転送終了をファームウェアで監視してパワーモードに突入する図 2 3 の実施形態によるパケット転送制御のタイムチャート

【図 4 0】図 3 9 のファームウェアによるパケット準備処理のフローチャート

【符号の説明】

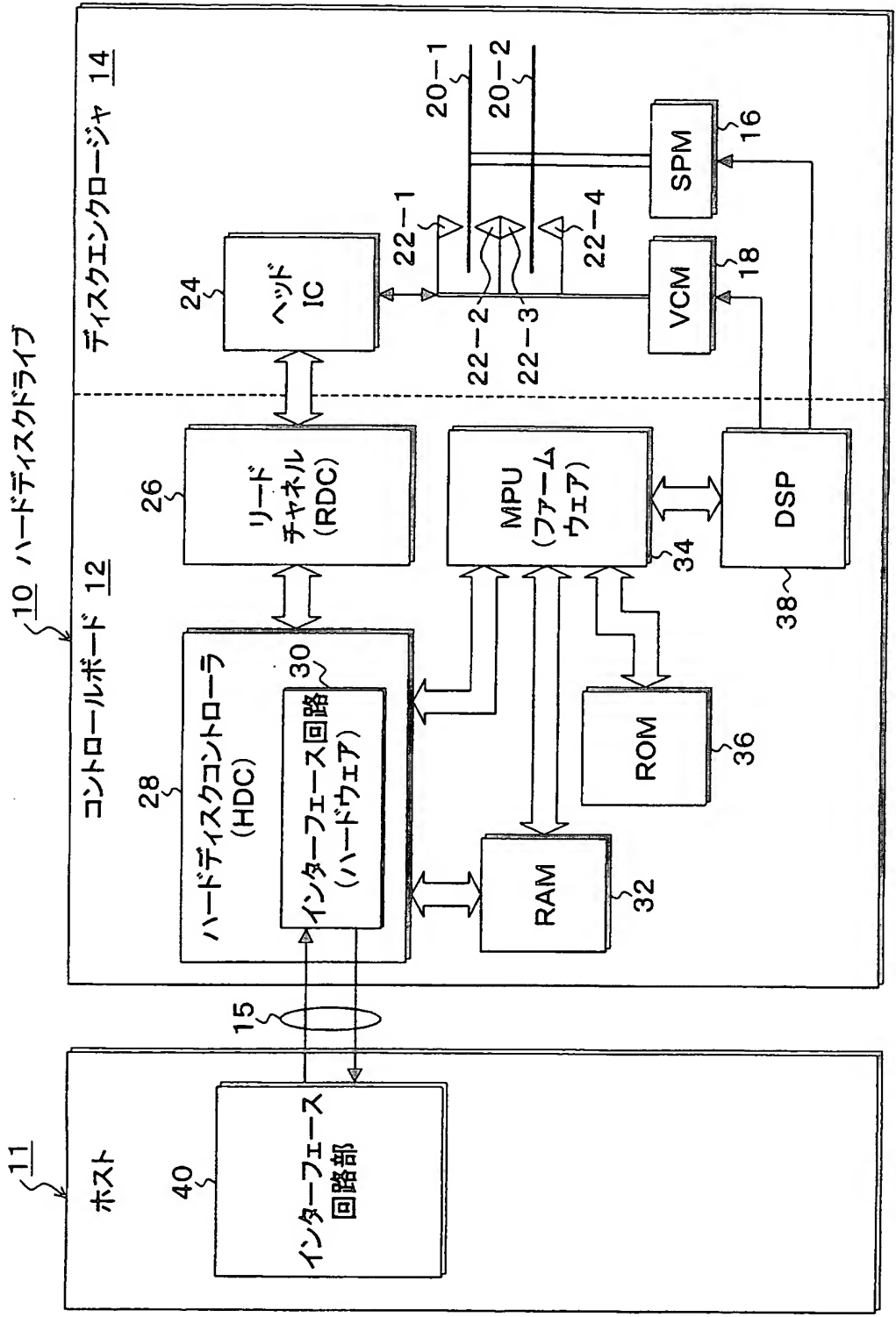
【 0 2 5 8 】

- 1 0 : ハードディスクドライブ
- 1 0 a : デバイス
- 1 1 : ホスト
- 1 2 : コントロールボード
- 1 4 : ディスクエンクロージャ
- 1 5 : シリアル伝送線
- 1 6 : スピンドルモータ (S P M)
- 1 8 : ボイスコイルモータ (V C M)
- 2 0 - 1 , 2 0 - 2 : 磁気ディスク
- 2 2 - 1 ~ 2 2 - 4 : ヘッド
- 2 4 : ヘッド I C
- 2 6 : リードチャネル (R D C)
- 2 8 : ハードディスクコントローラ (H D C)
- 3 0 : インターフェース回路部
- 3 2 : R A M
- 3 4 : M P U (ファームウェア)
- 3 6 : R O M
- 3 8 : D S P
- 4 0 : インターフェース回路部
- 4 2 : 物理層
- 4 4 : リンク層
- 4 6 : トランスポート層
- 4 8 : アプリケーション層
- 5 0 : 受信用 F I F O
- 5 2 : コマンド検出回路
- 5 4 : タスクファイルレジスタ
- 5 6 : キュー
- 5 8 : タスク制御ファイルレジスタ
- 6 0 : 送信用 F I F O
- 6 4 : 空き時間生成部
- 6 6 : 転送中コマンド処理部
- 6 8 : 一時停止処理部
- 7 0 : コマンド解読部
- 7 2 : 転送打切部
- 7 4 : 転送再開部
- 1 8 0 : エラー検出部
- 1 8 2 : 入出力制御部
- 1 8 4 : エラー終了転送制御部
- 1 9 0 : コマンド処理部
- 1 9 2 , 3 0 0 : パケット制御条件設定部

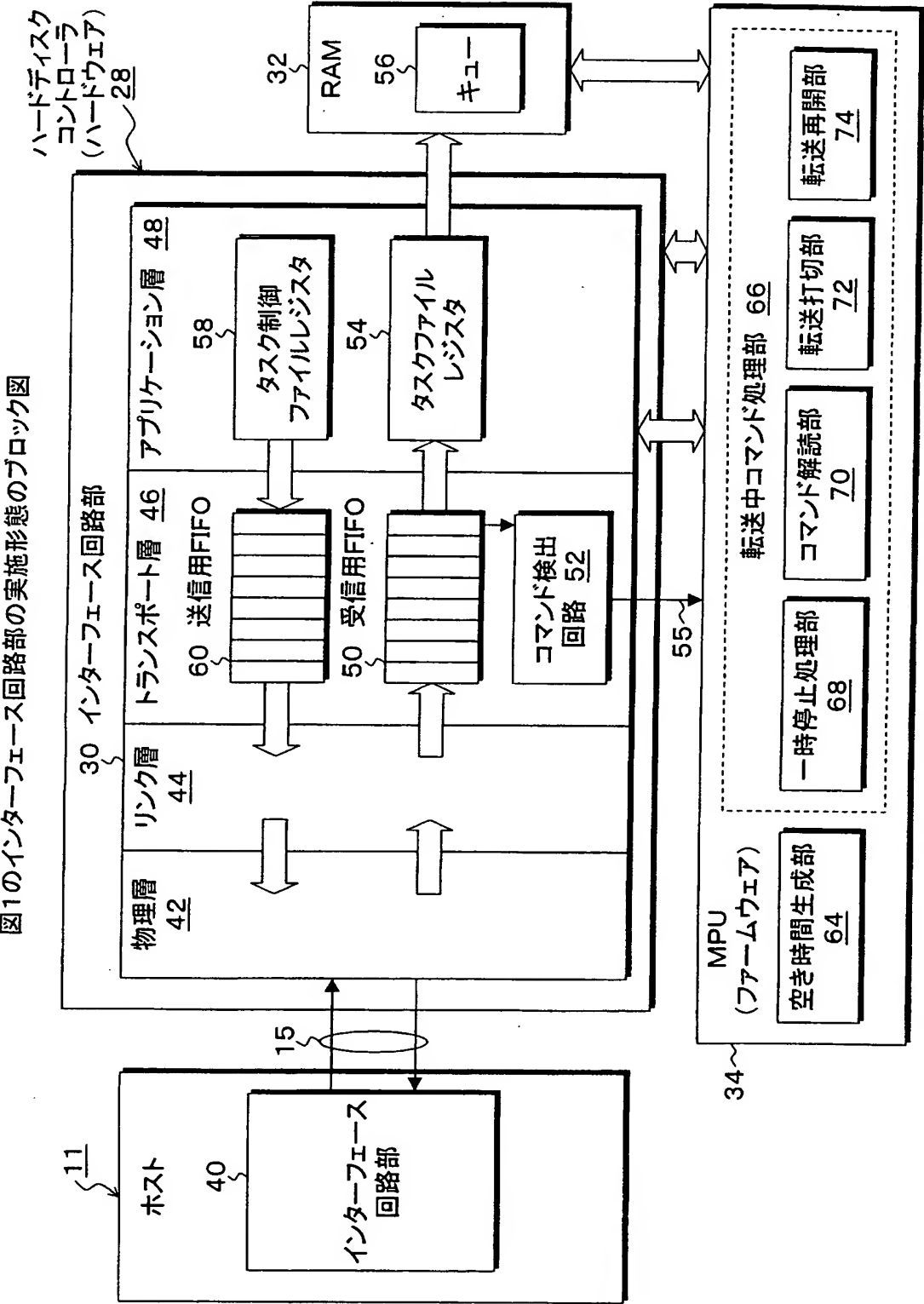
- 1 9 6 : パケット制御実行回路
- 1 9 8 , 3 0 4 : 制御レジスタ
- 2 0 0 : 受信レディ抑止回路
- 2 0 2 : パワーモード回路
- 3 0 2 : パケット制御条件監視部

【書類名】 図面
【図 1】

本発明が適用されるハードディスクドライブのブロック図

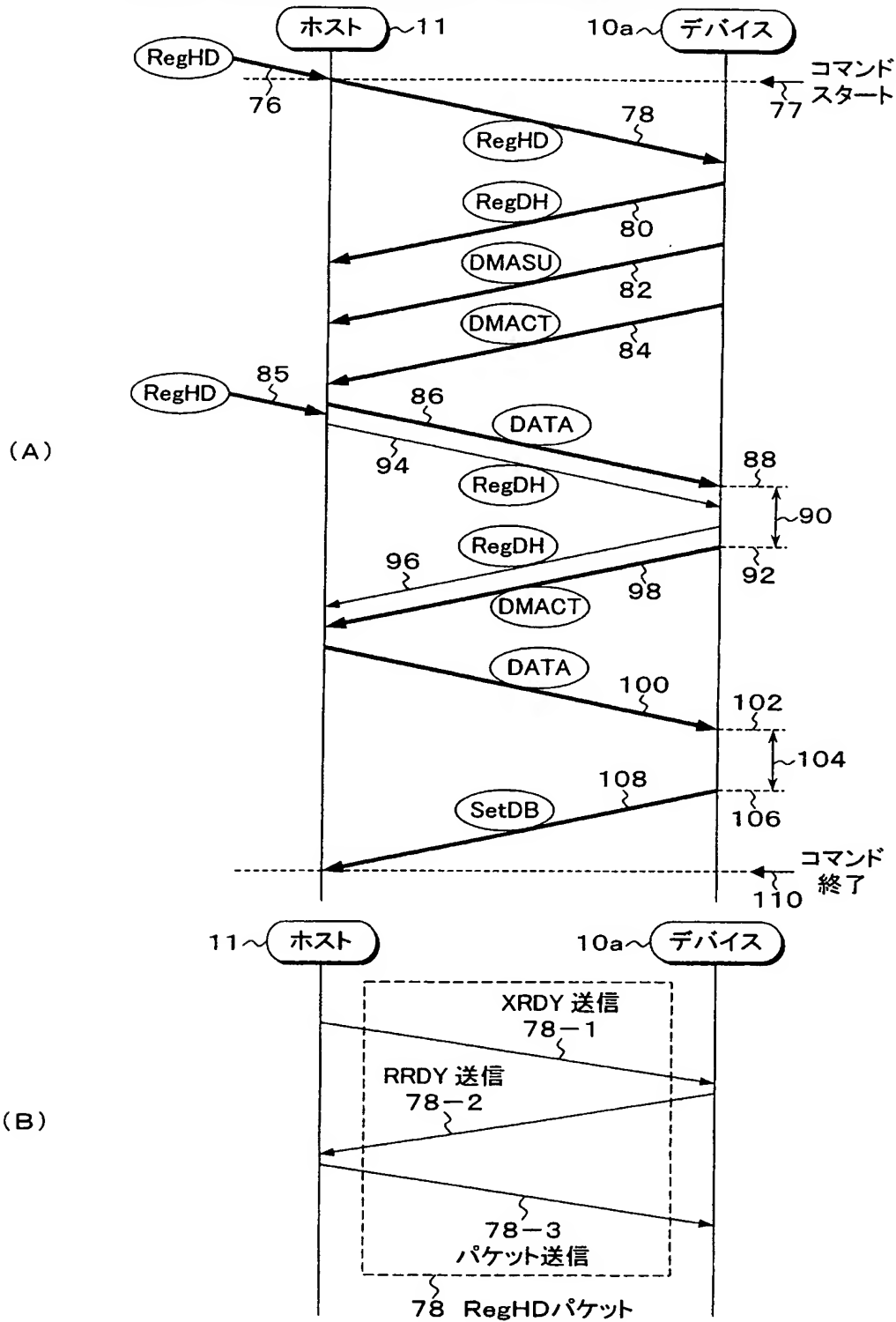


【図 2】



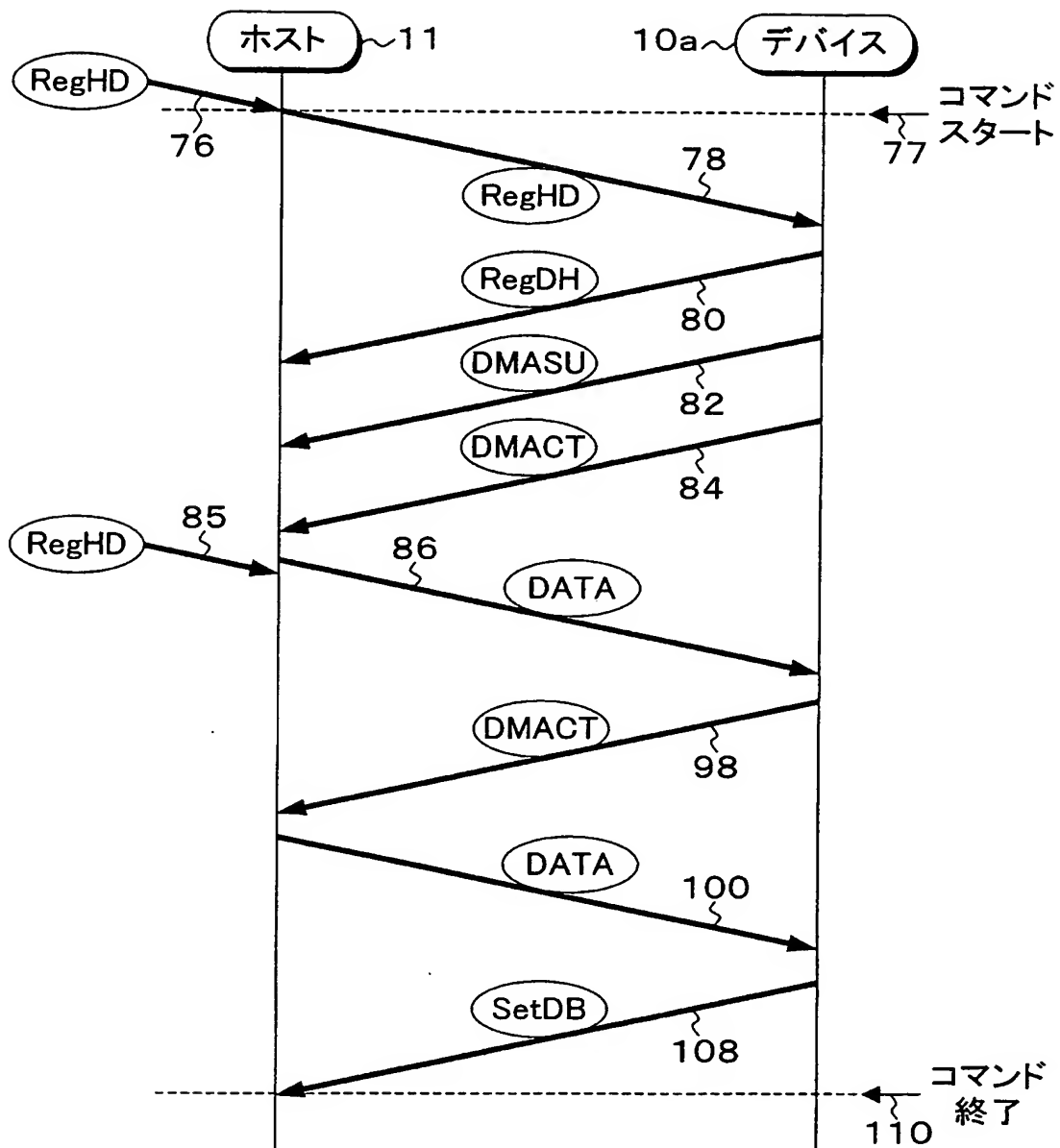
【図 3】

本発明によるライトアクセス時のパケット転送のタイムチャート



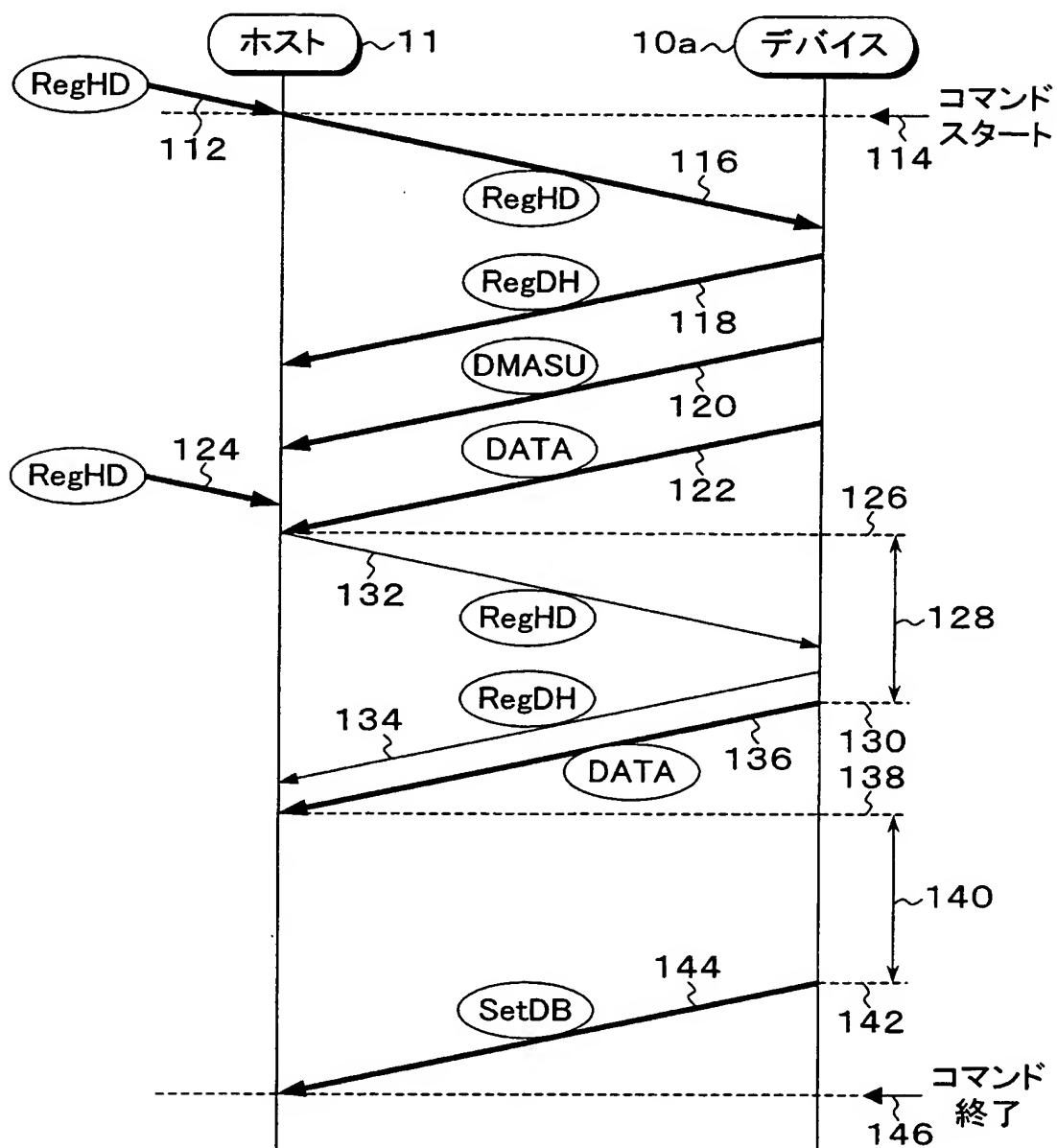
【図 4】

従来のライトアクセス時のパケット転送のタイムチャート



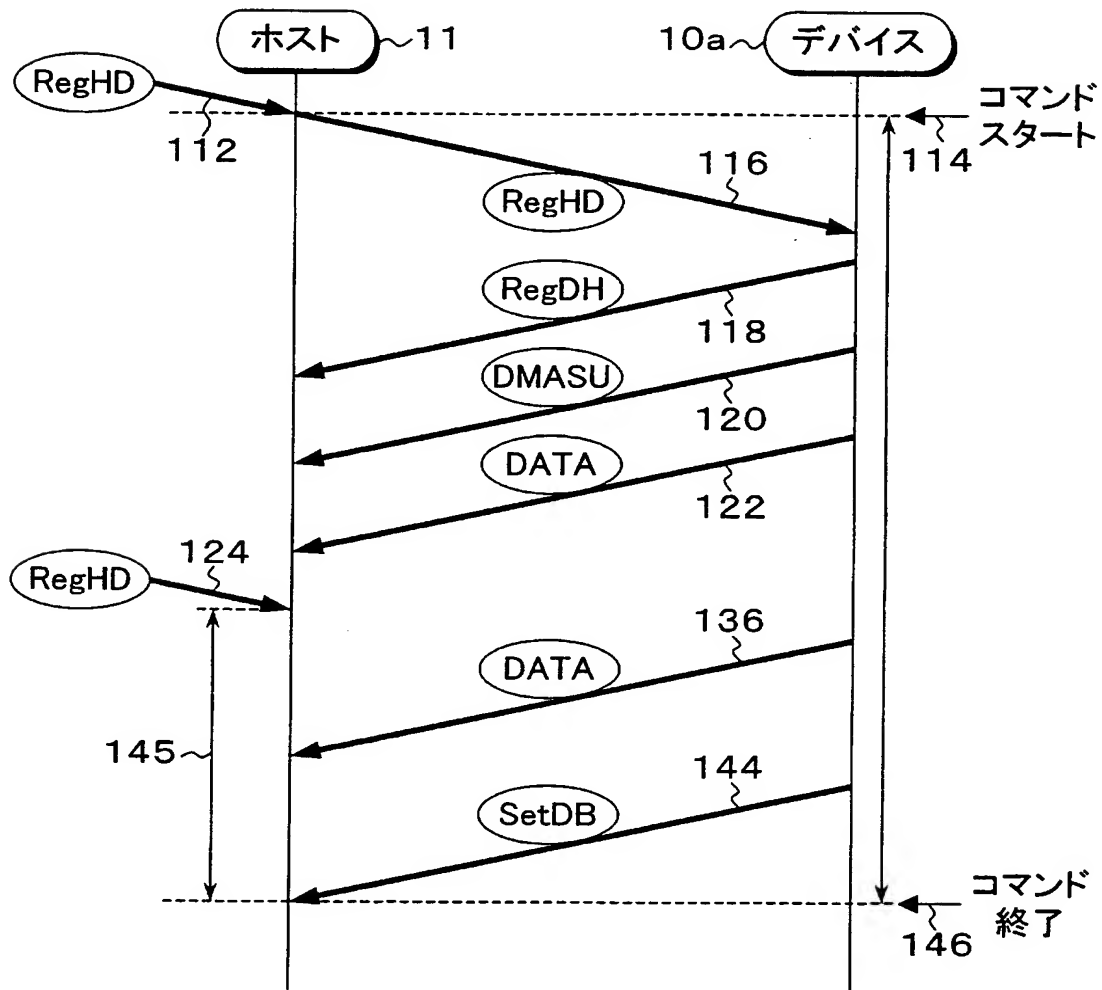
【図 5】

本発明によるリードアクセス時のパケット転送のタイムチャート



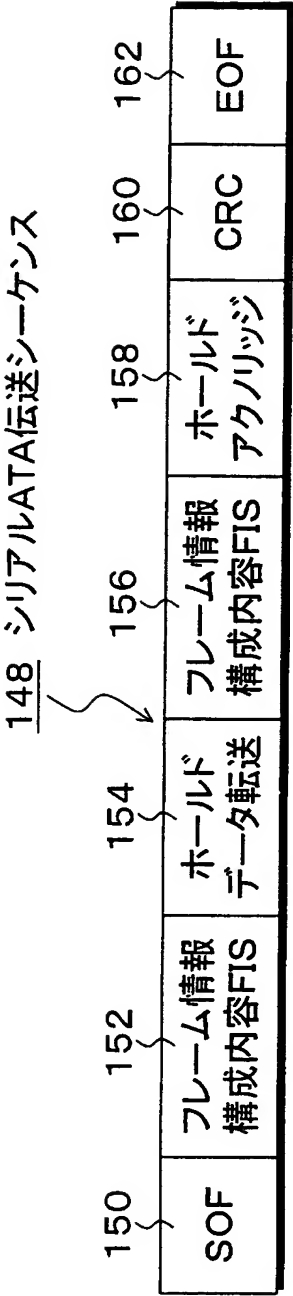
【図 6】

従来のリードアクセス時のパケット転送のタイムチャート



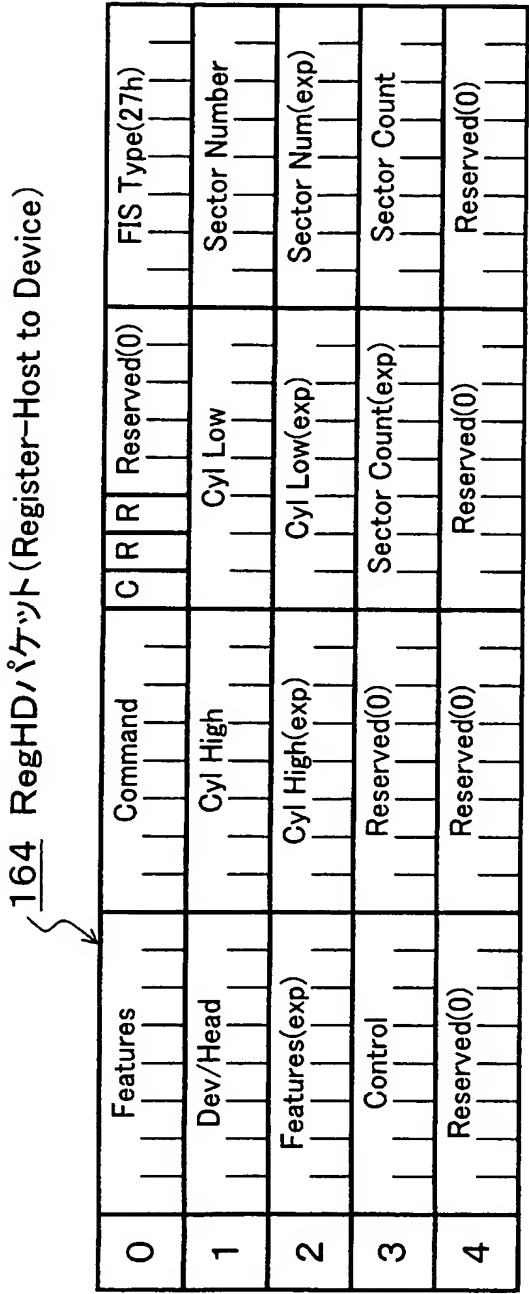
【図 7】

本発明が適用されるシリアルATA伝送シーケンスの説明図



ホストからデバイスにコマンドを転送するRegHDパケットの説明図

【図 8】



デバイスからホストにパケット受信応答を転送するRegDHパケットの説明図

【図 9】

166 RgeDHパケット (Register-Device to Host)

0	Error	Status	R	I	R	Reserved(0)	FIS Type(34h)
1	Dev/Head	Cyl High	Cyl Low				Sector Number
2	Reserved(0)	Cyl High(exp)	Cyl Low(exp)				Sector Num(exp)(0)
3	Reserved(0)	Reserved(0)	Sector Count(exp)				Sector Count
4	Reserved(0)	Reserved(0)	Reserved(0)				Reserved(0)

【図 1 0】

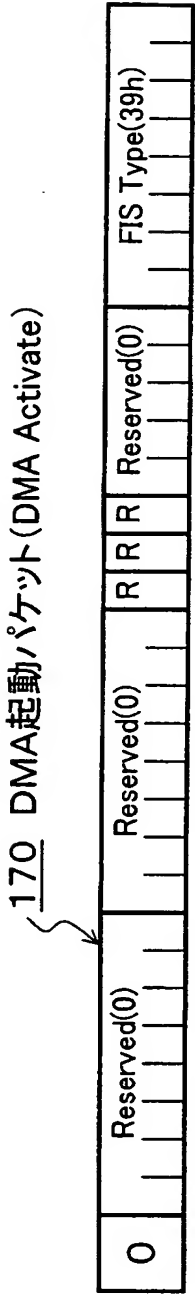
デバイスからホストに転送するDMAセットアップパケットの説明図

168 DMAセットアップパケット(DMA Setup)

0	Reserved(0)	Reserved(0)	R	I	D	Reserved(0)	FIS Type(41h)
1	DMA Buffer Identifier Low						
2	DMA Buffer Identifier High						
3	Reserved(0)						
4	DMA Buffer Offset						
5	DMA Transfer Count						
6	Reserved(0)						

【図 1 1】

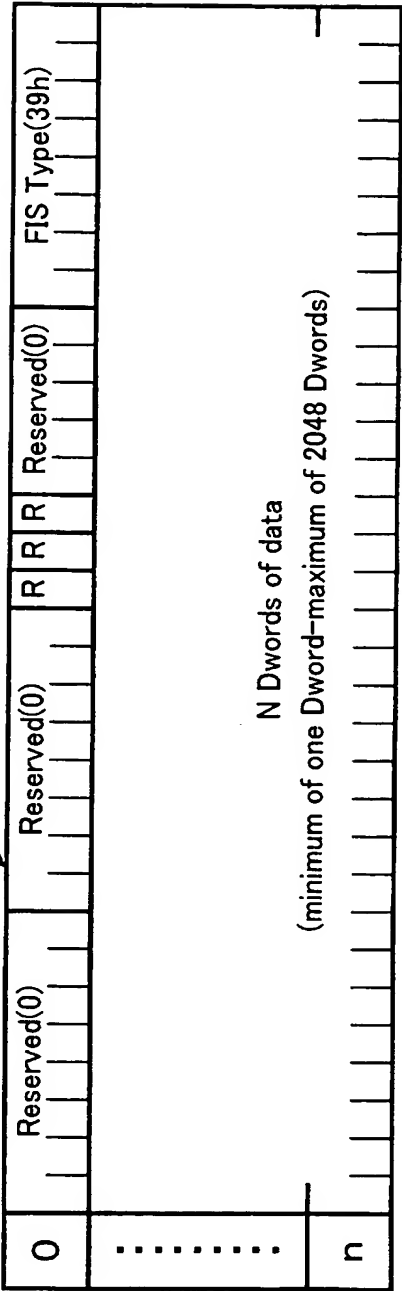
デバイスからホストに転送するDMA起動パケットの説明図



【図 1 2】

データパケットの説明図

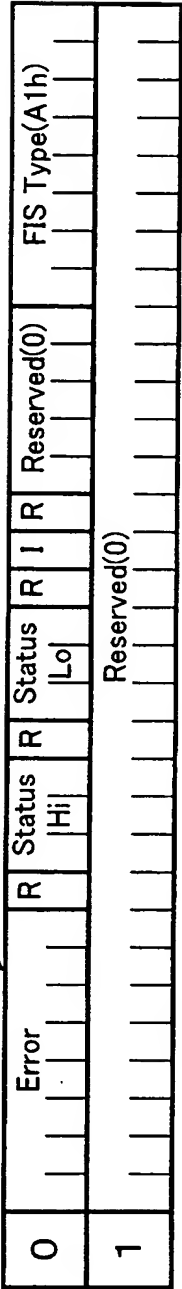
172 データパケット (Data)



【図 1 3】

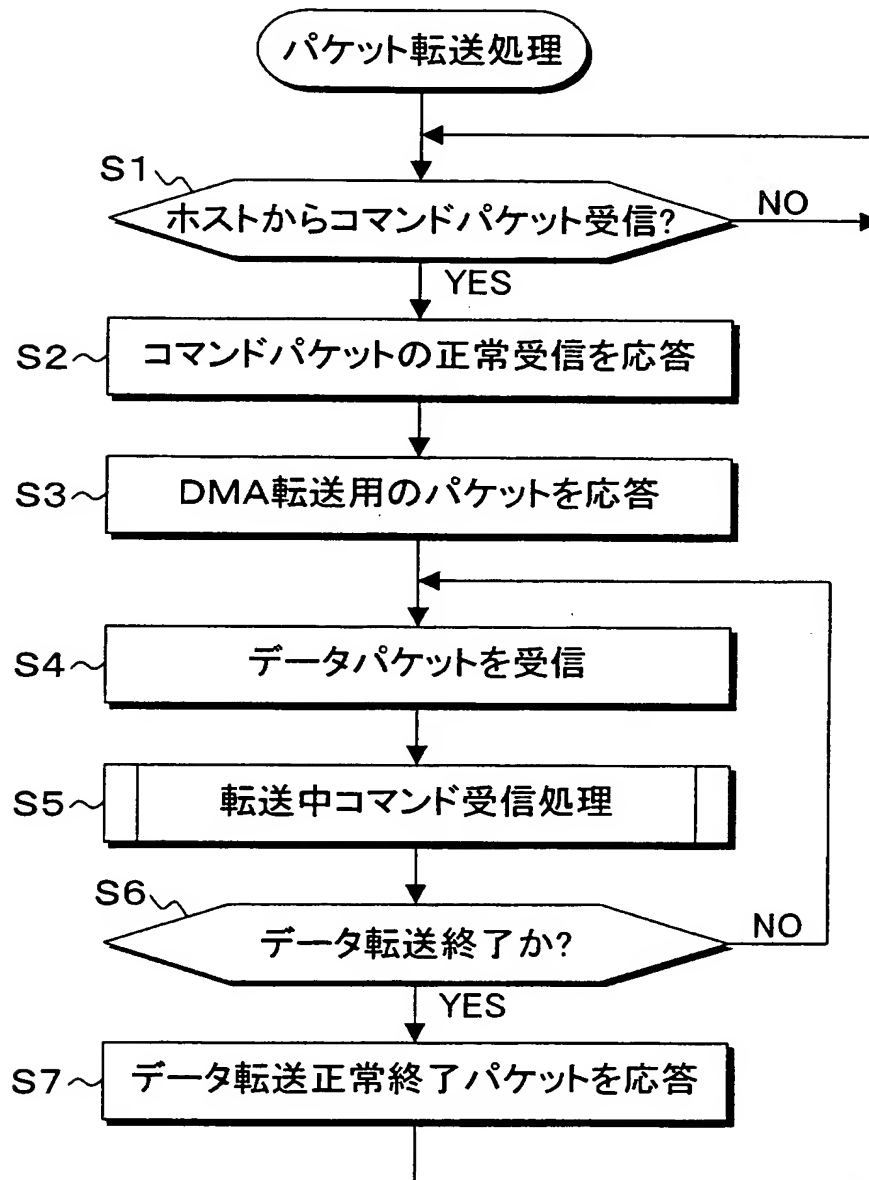
デバイスからホストに転送するセットデバイスビットパケットの説明図

174 セットデバイスビットパケット(Set Device Bits)



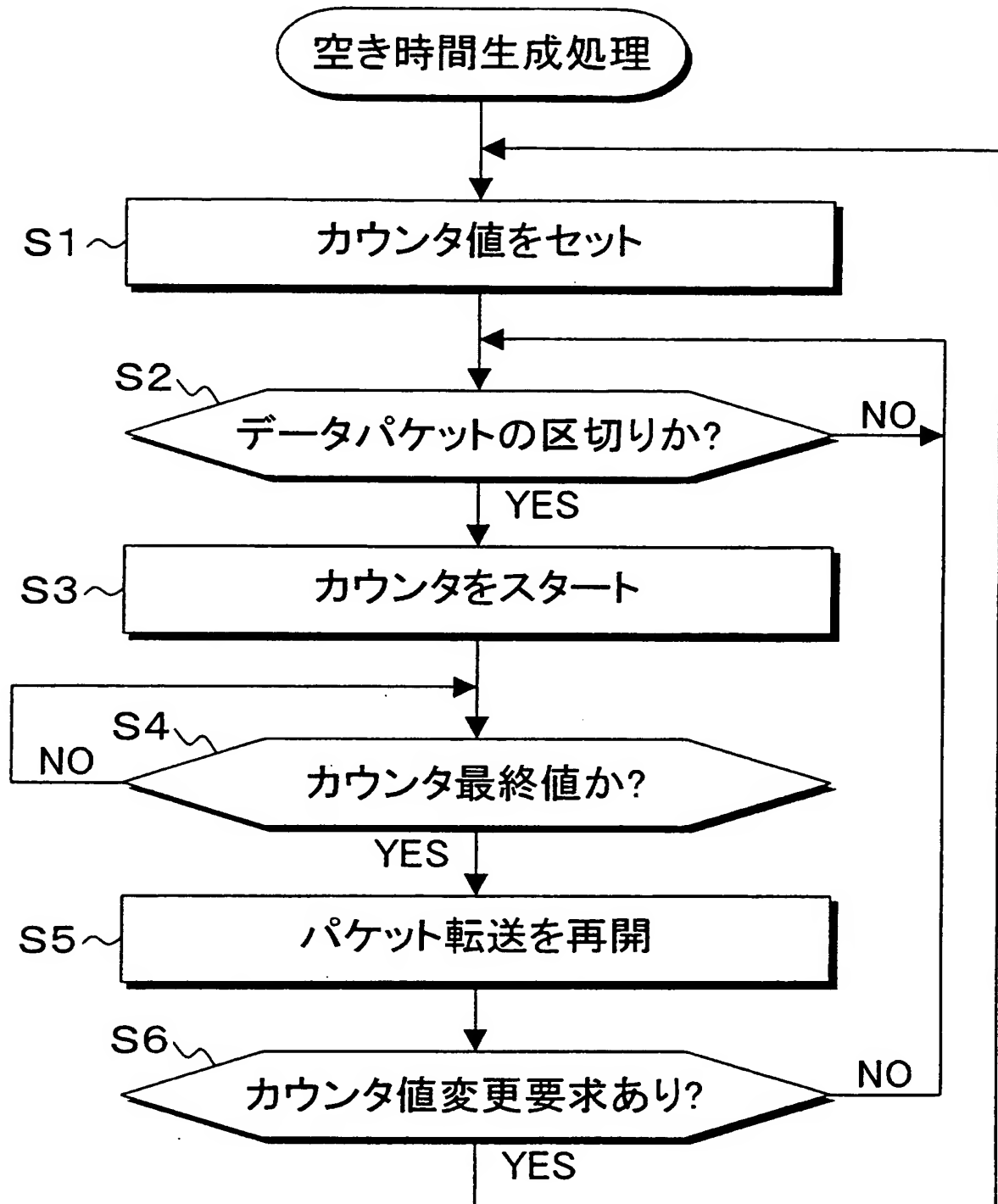
【図 14】

本発明によるパケット転送処理のフローチャート



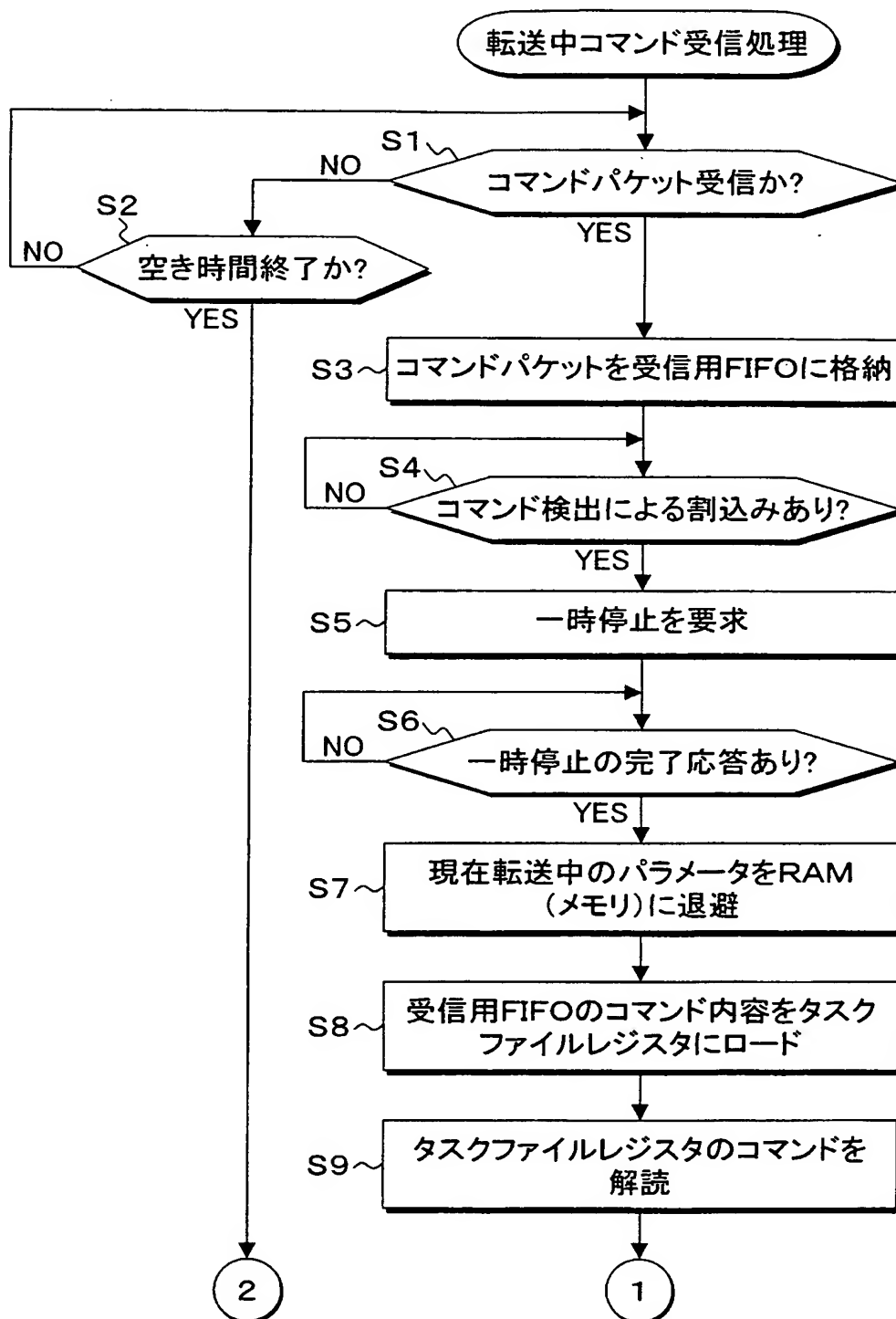
【図 15】

本発明による空き時間生成処理のフローチャート



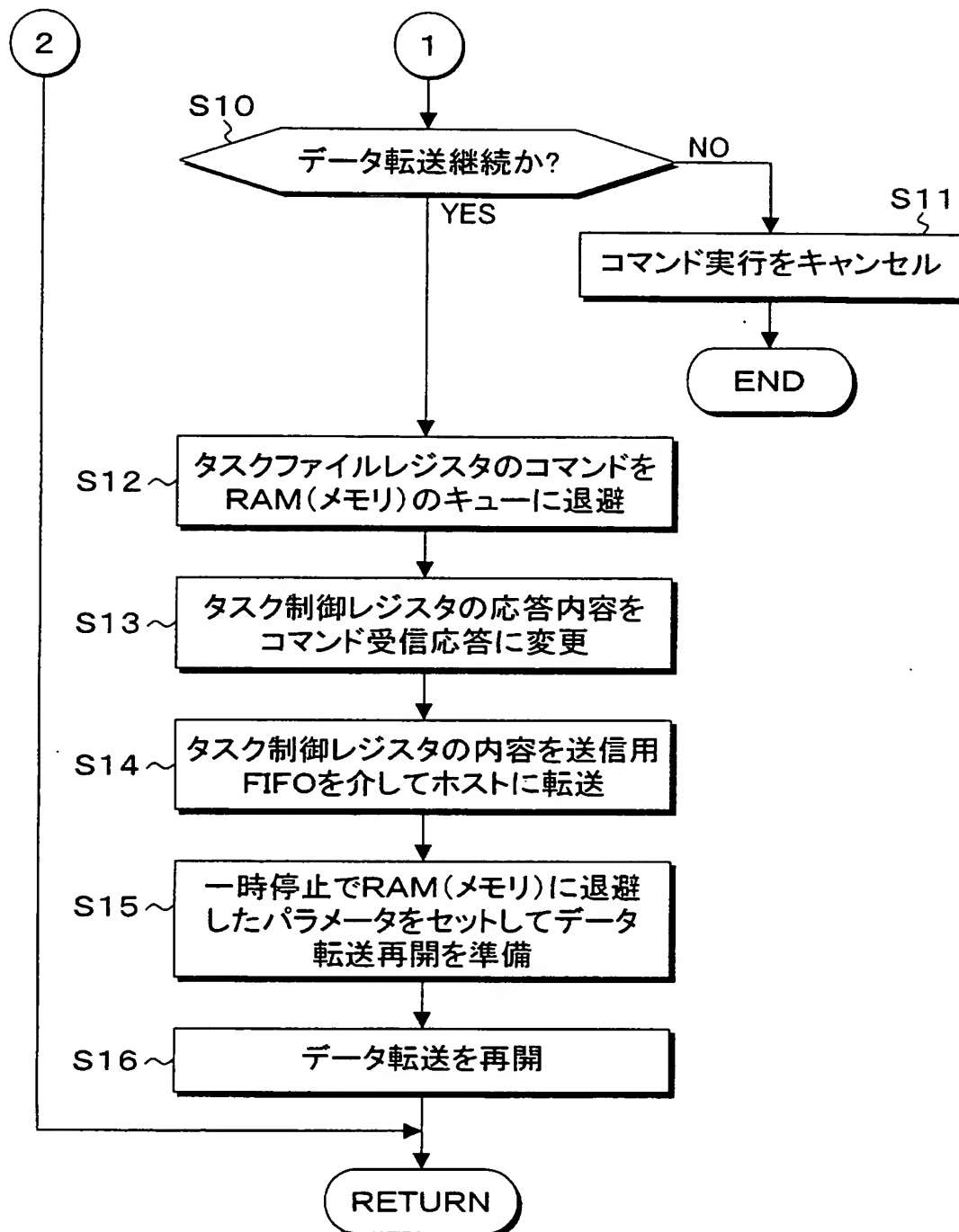
【図16】

図14のステップS5における転送中コマンド受信処理のフローチャート

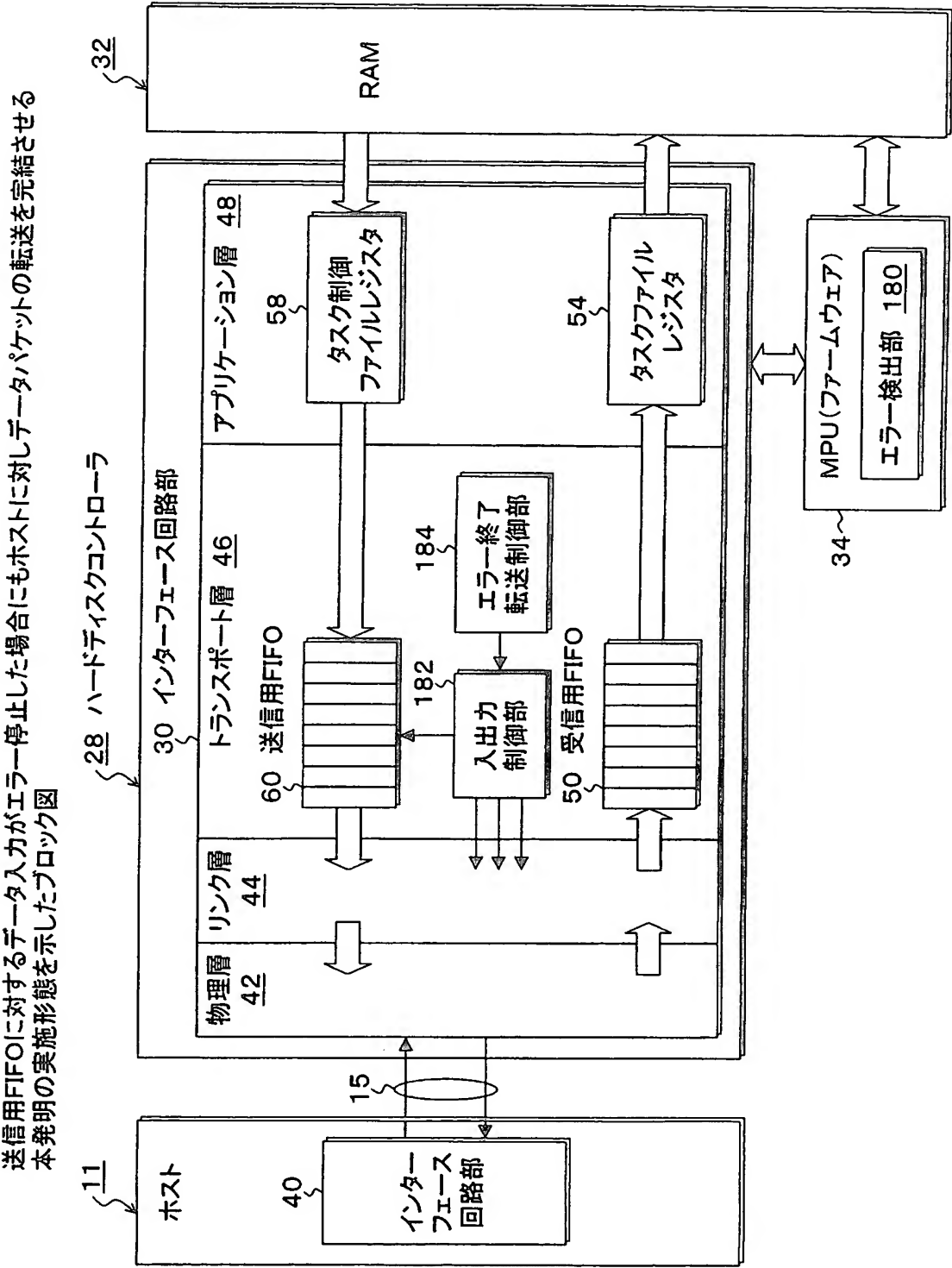


【図 17】

図16に続く転送中コマンド受信処理のフローチャート

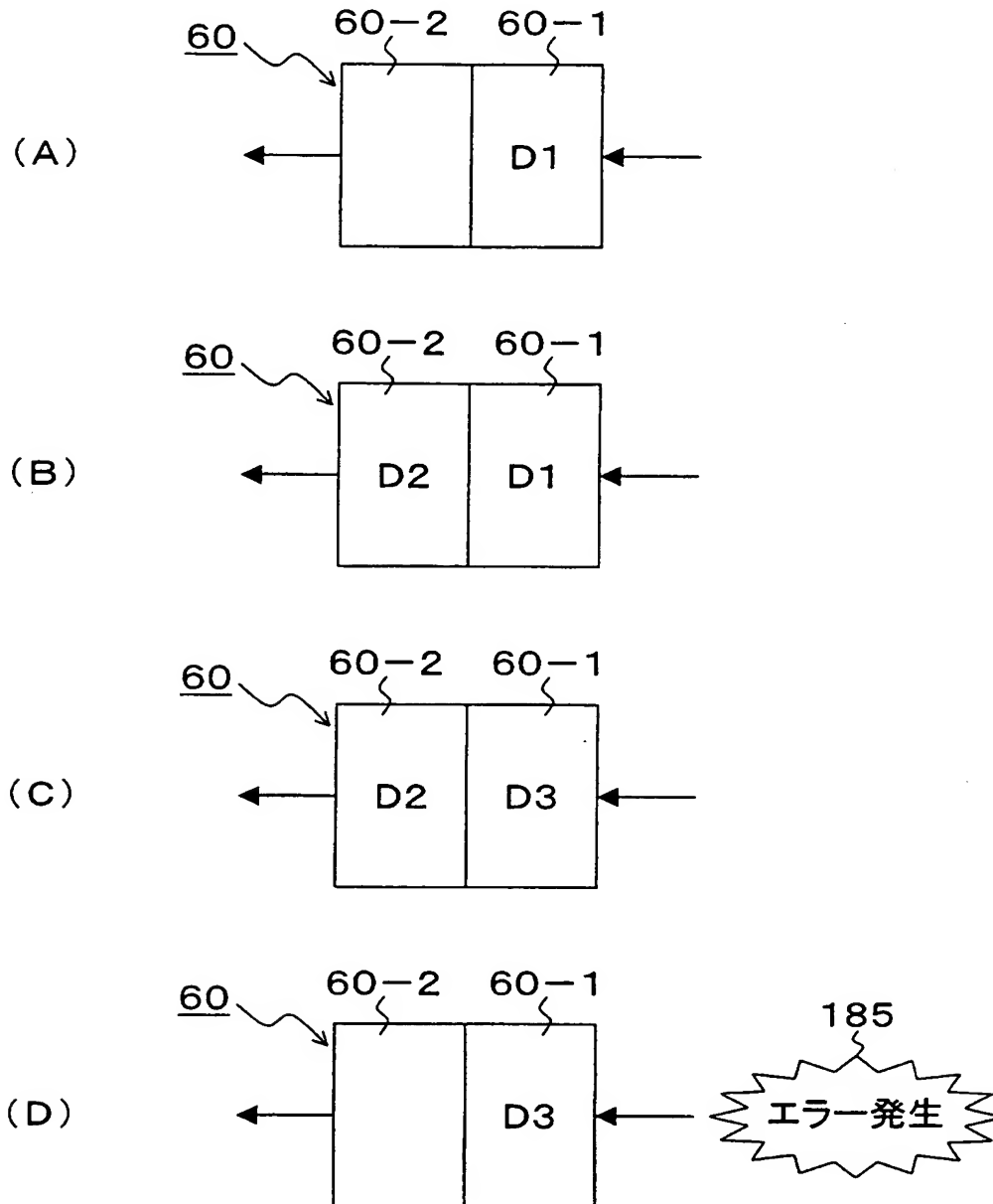


【図 18】



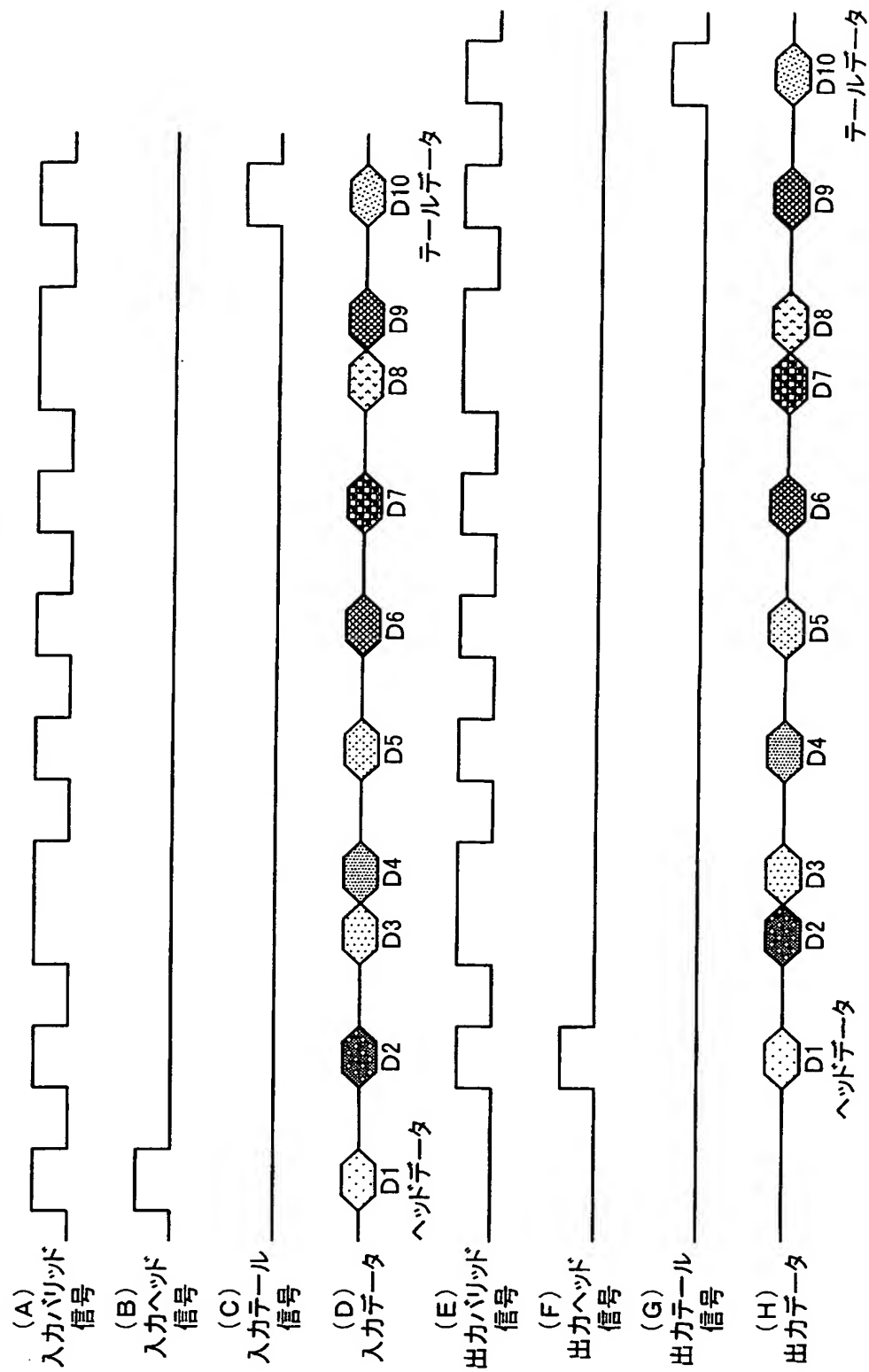
【図 19】

送信用FIFOに対するデータの入出力制御の説明図



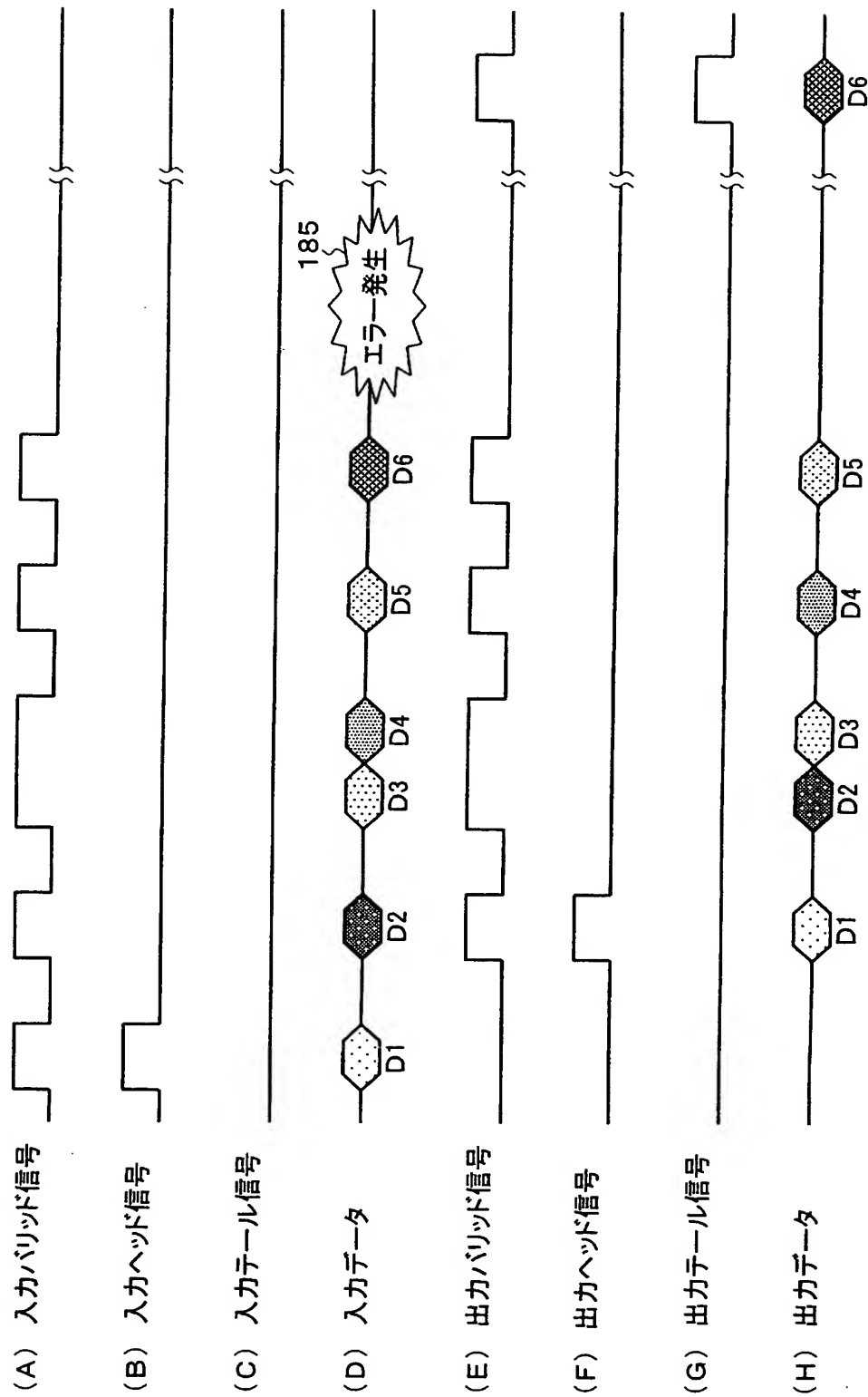
【図 20】

図18の送信用FIFOにおける正常時の入出力制御のタイムチャート



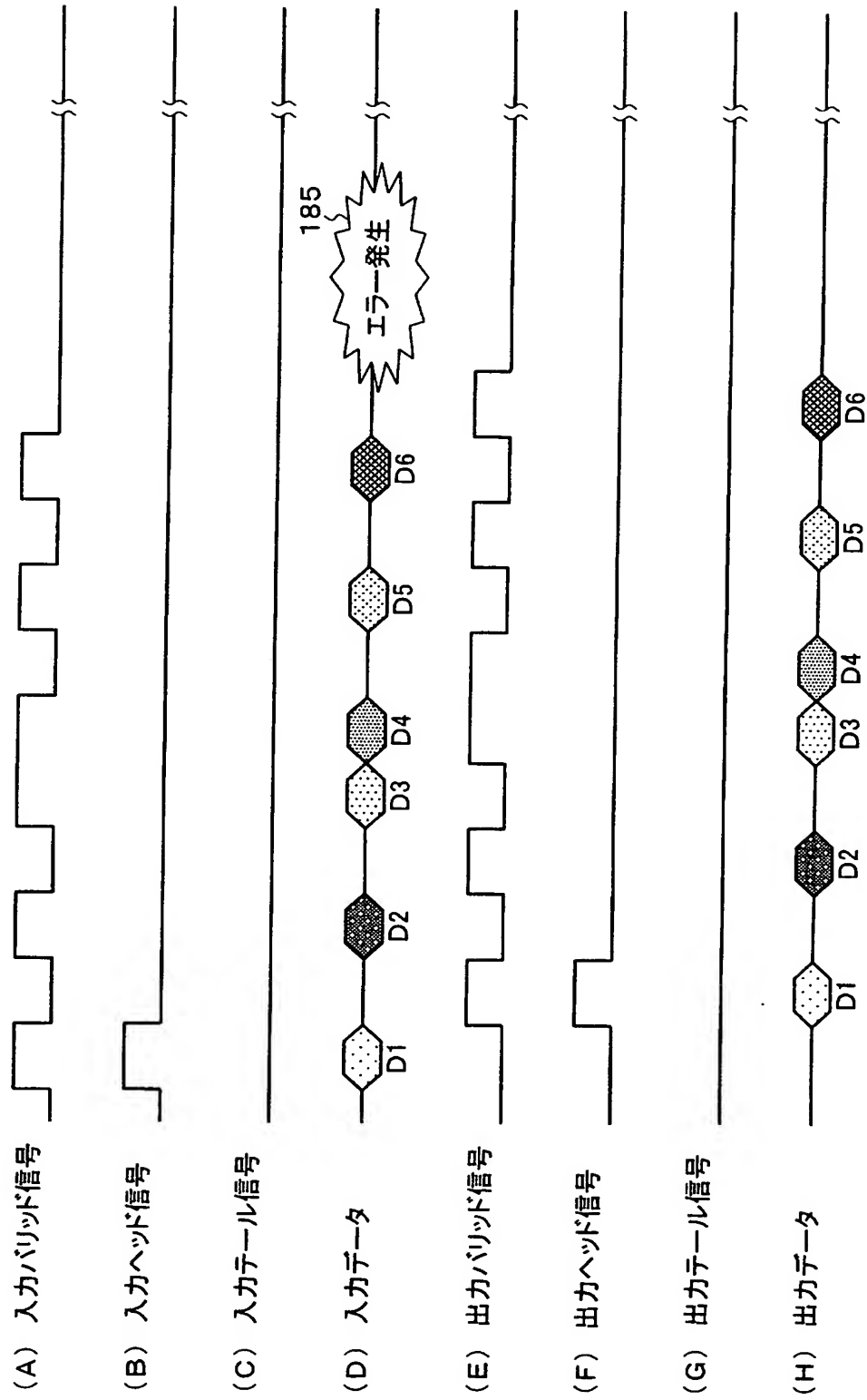
【図 21】

図18の送信用FIFOにおけるエラー発生時の入力制御のタイムチャート



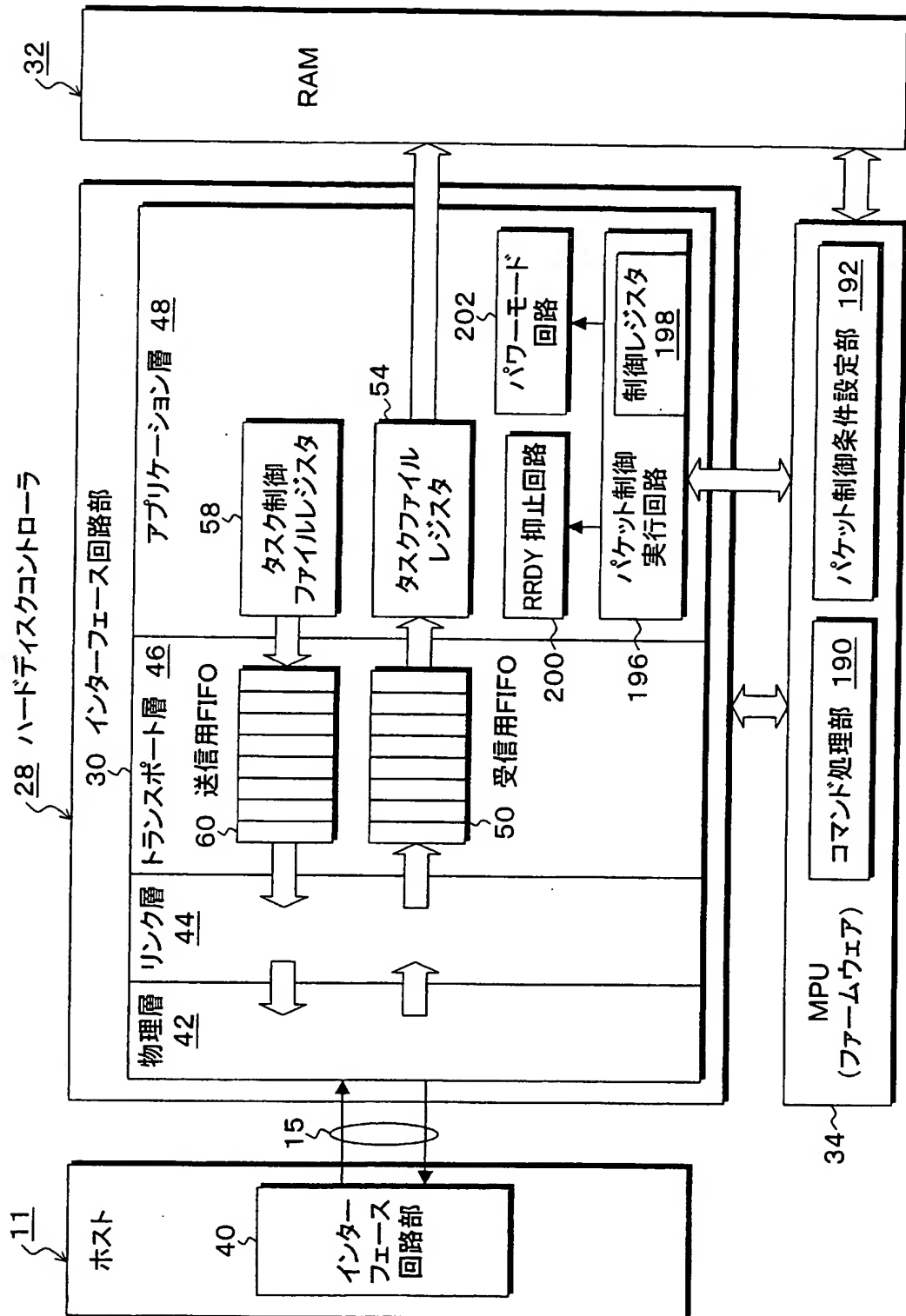
【図 22】

エラー発生時に送信用FIFOにデータが残っていないことにより動作が停止する本発明の比較例としてのタイムチャート



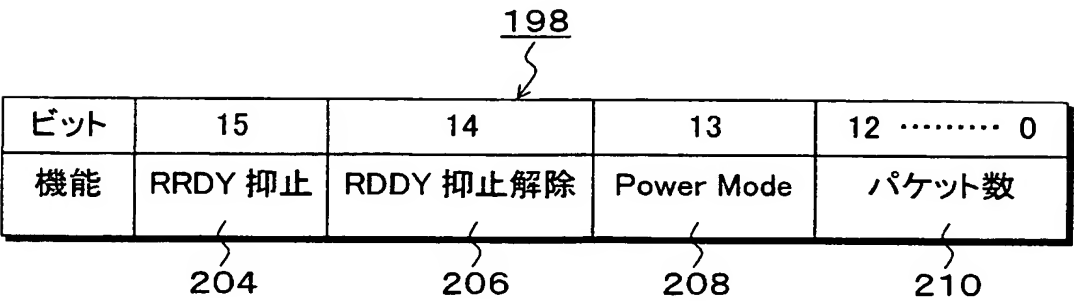
【図 23】

転送パケット数により特定の機能を制御する本発明の他の実施形態のブロック図



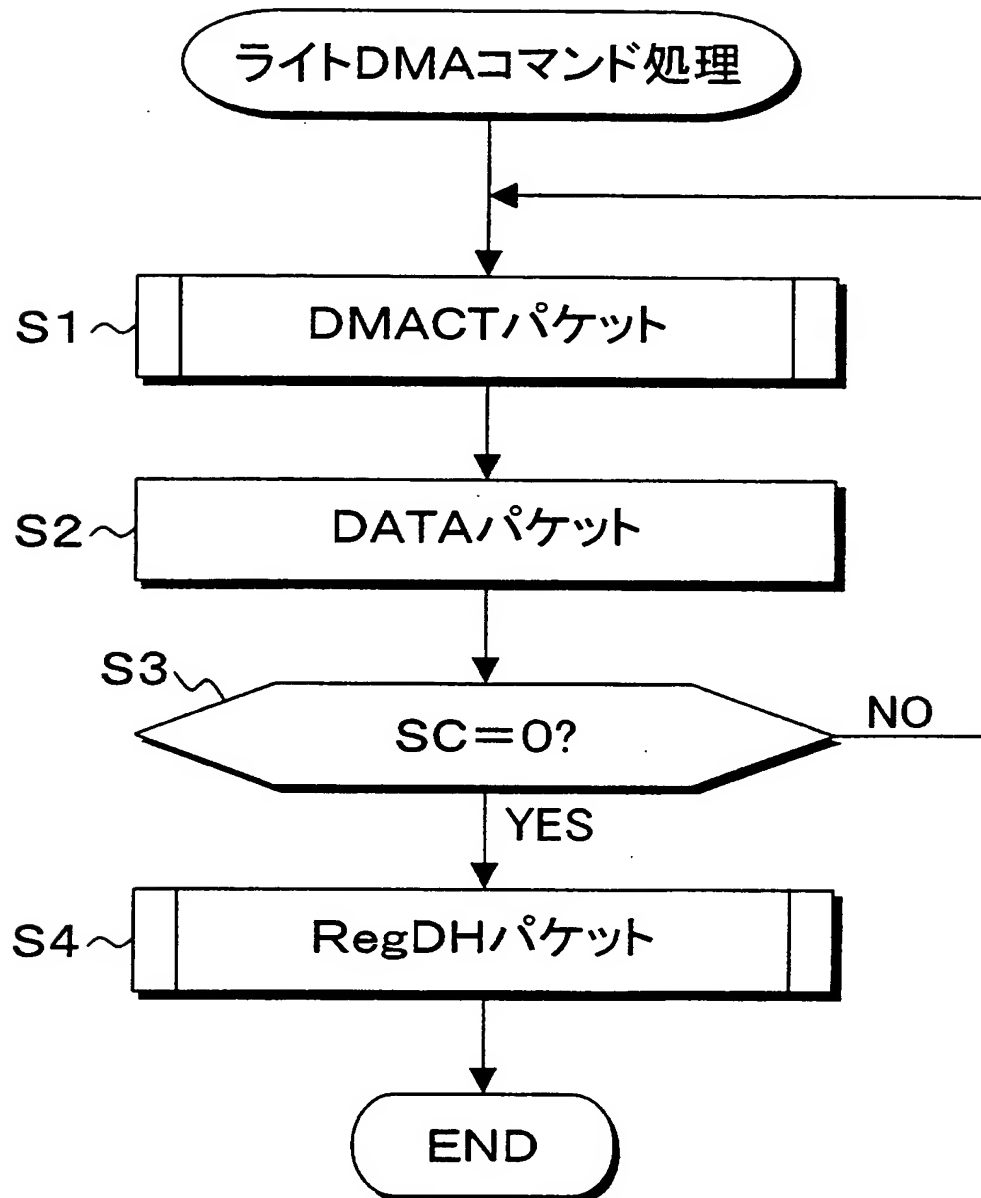
【図 2 4】

図23の実施形態で使用する制御レジスタの説明図



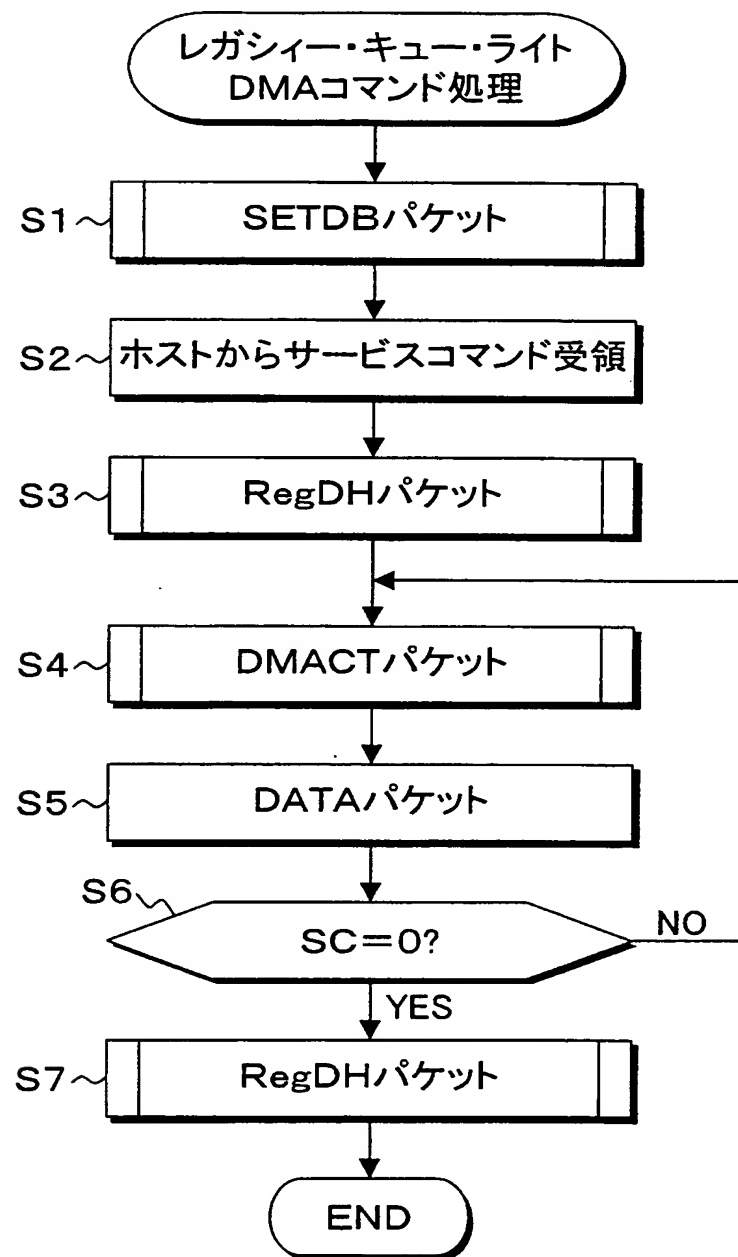
【図 25】

ライトDMAコマンド処理のフローチャート

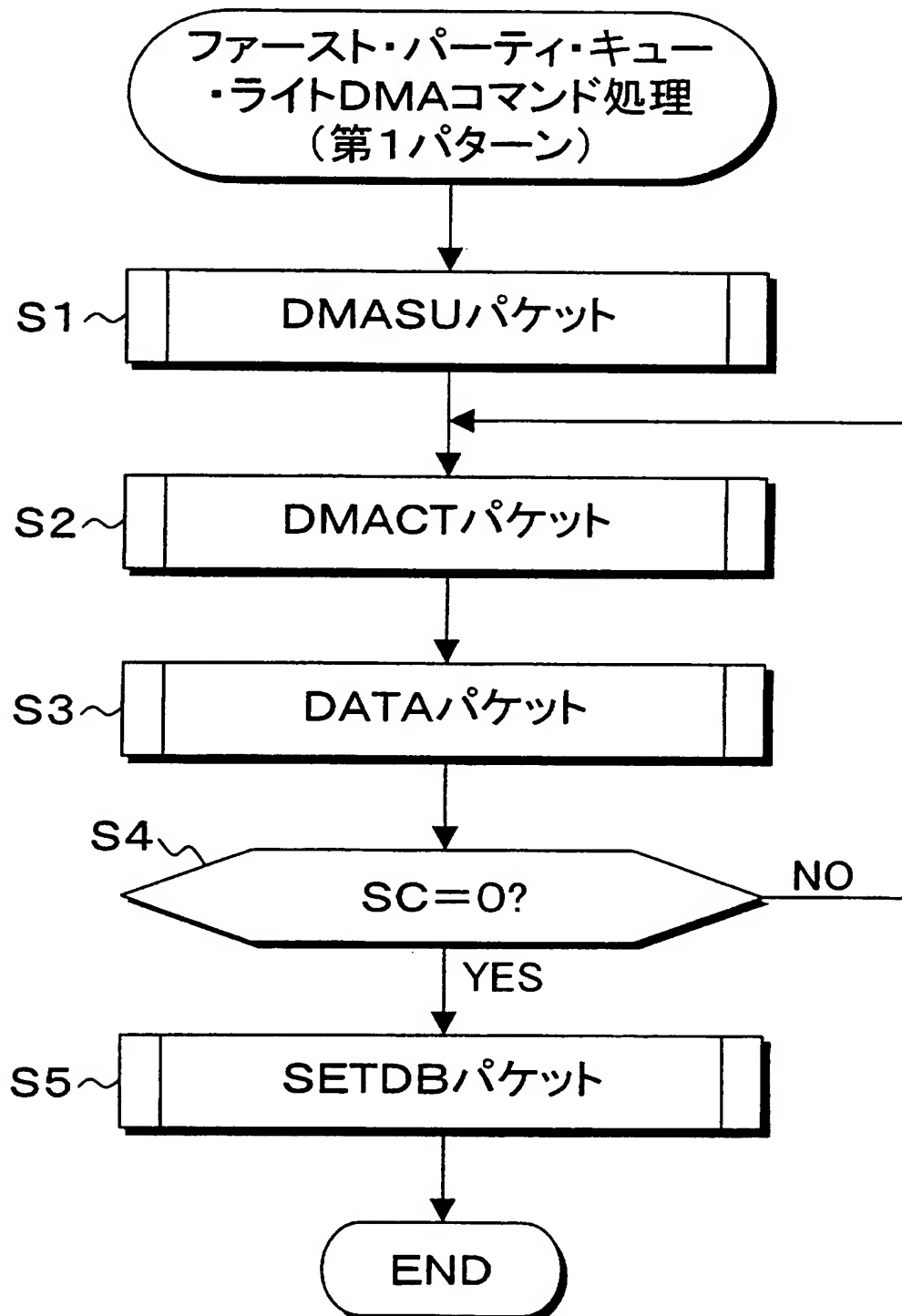


【図 26】

レガシー・キュー・ライトDMAコマンド処理のフローチャート

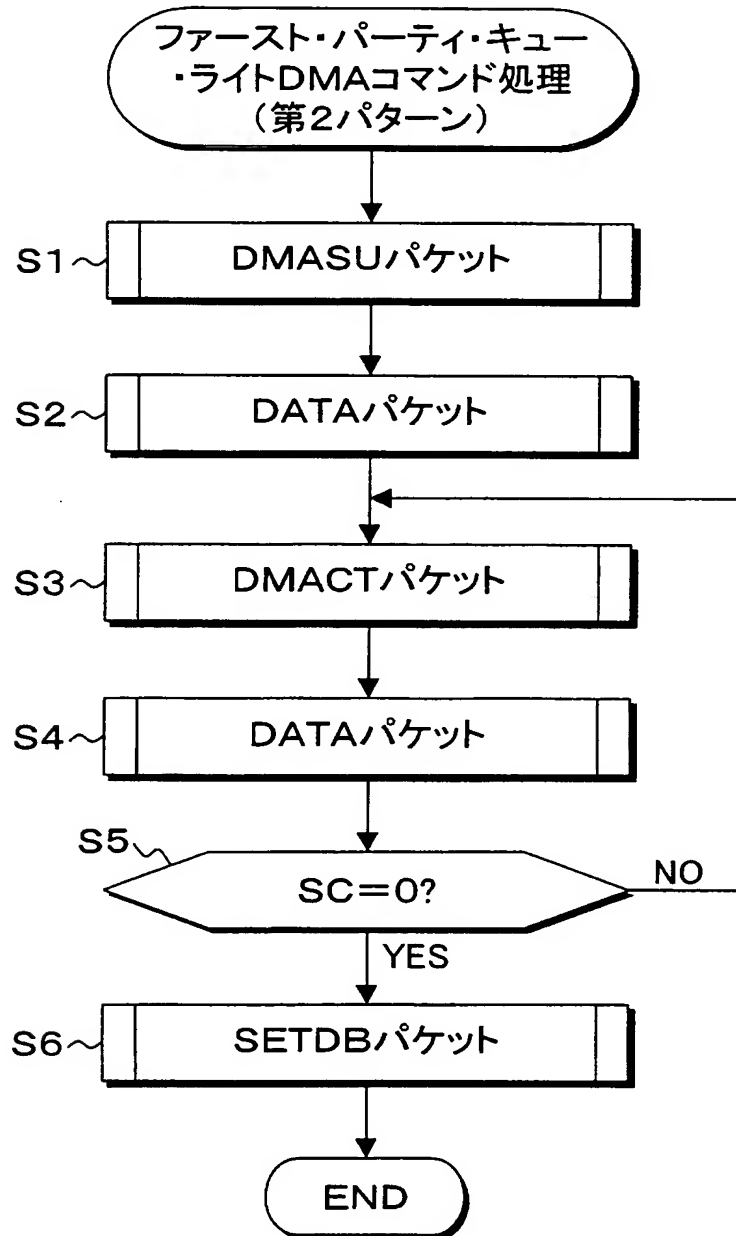


【図 27】

第1パターンとしてのファースト・パーティ・キュー・ライト
DMAコマンド処理のフローチャート

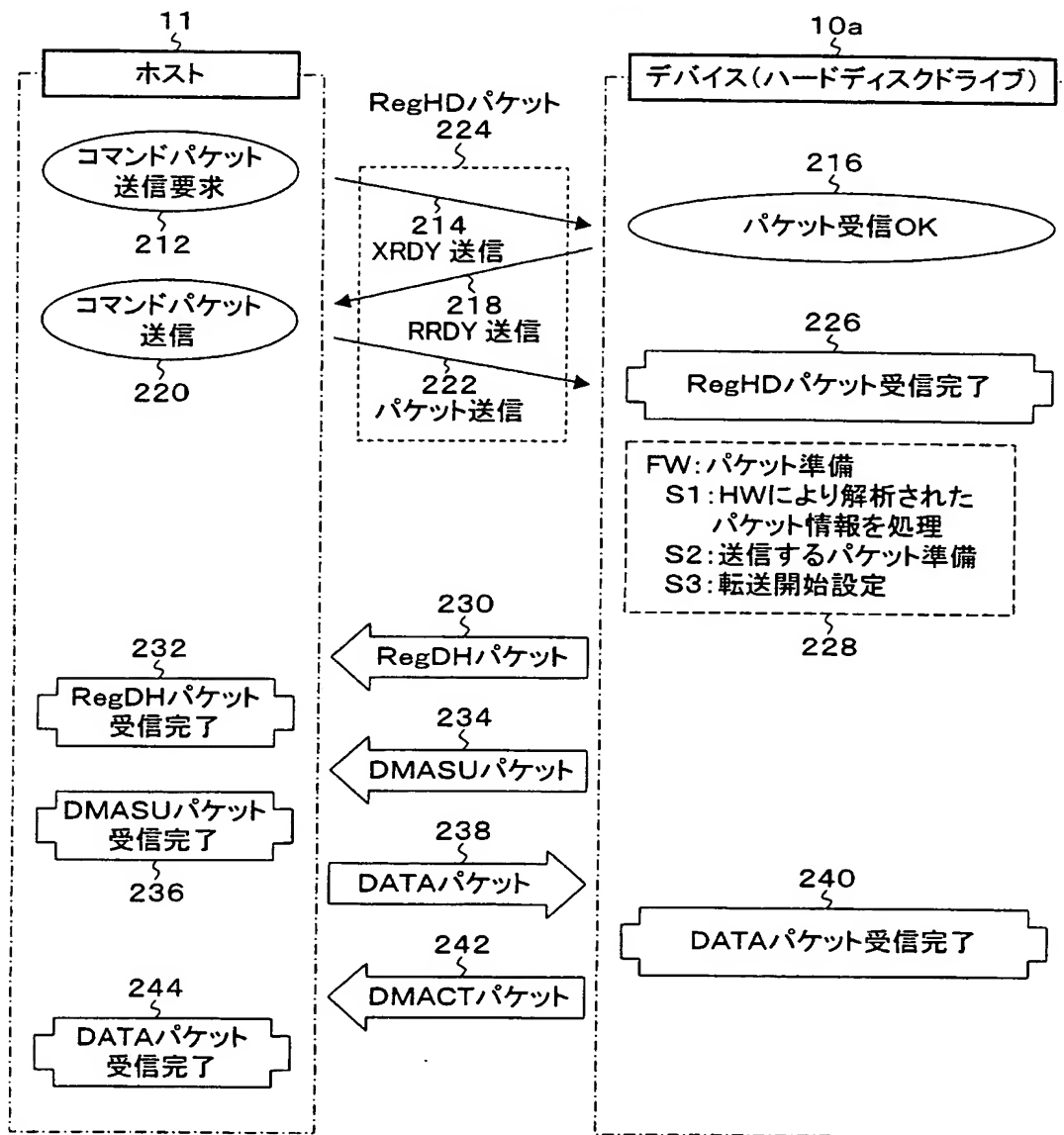
【図 28】

第2パターンとしてのファースト・パーティ・キュー・ライト
DMAコマンド処理のフローチャート



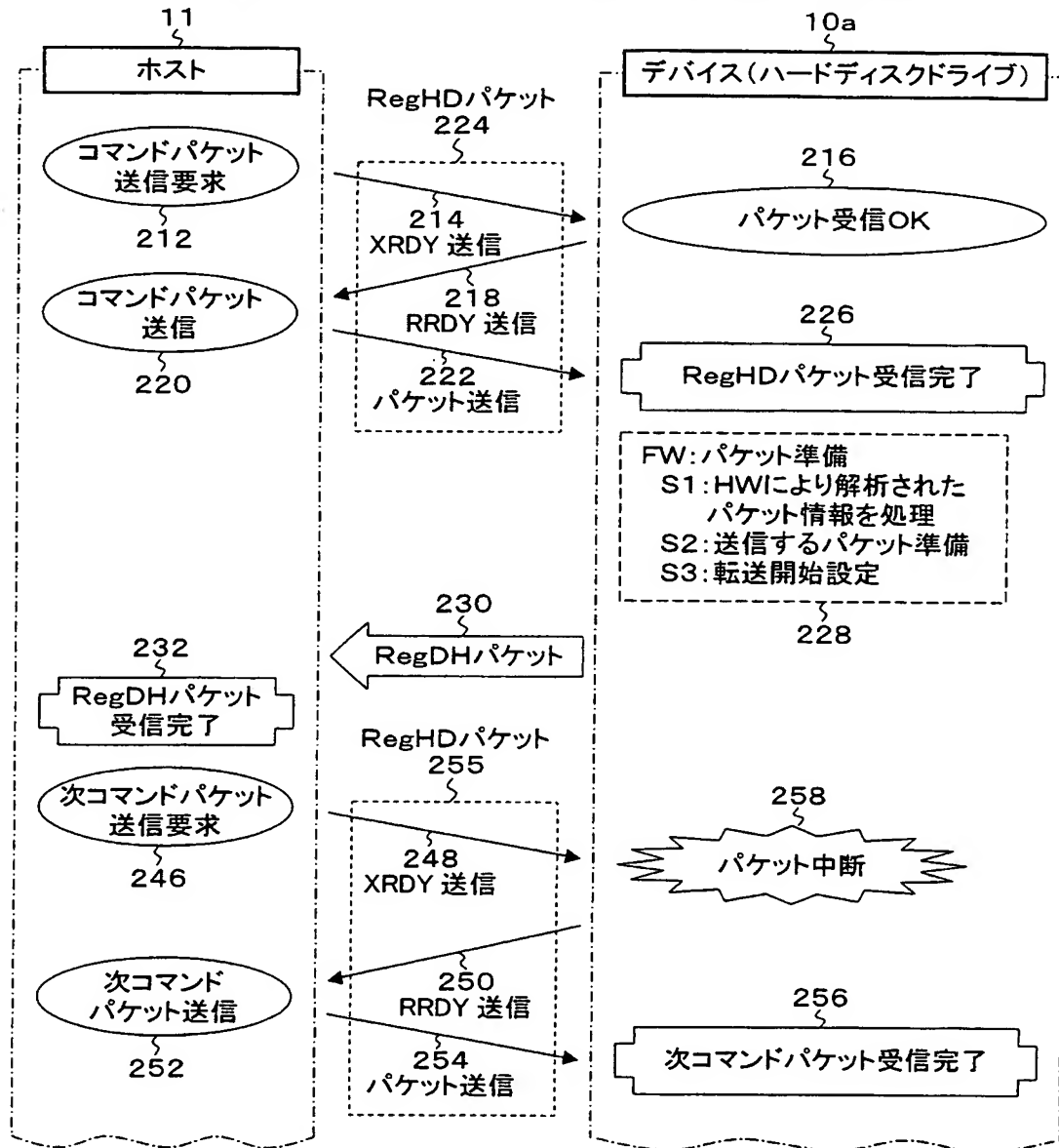
【図 29】

図28のコマンド処理におけるパケット転送処理のタイムチャート



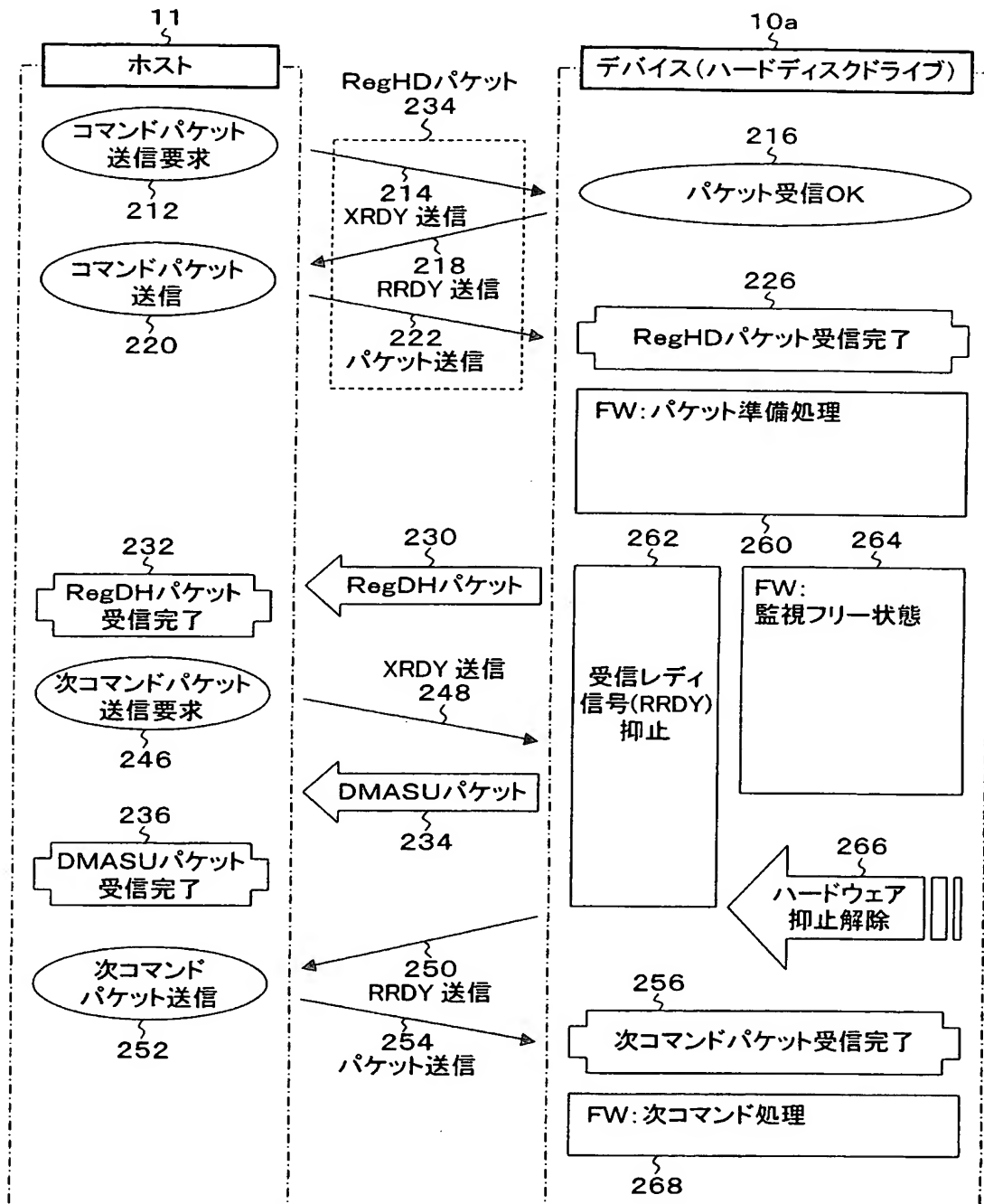
【図 30】

図22の packets 転送中にホストから次のコマンド送信要求が発生した場合のタイムチャート



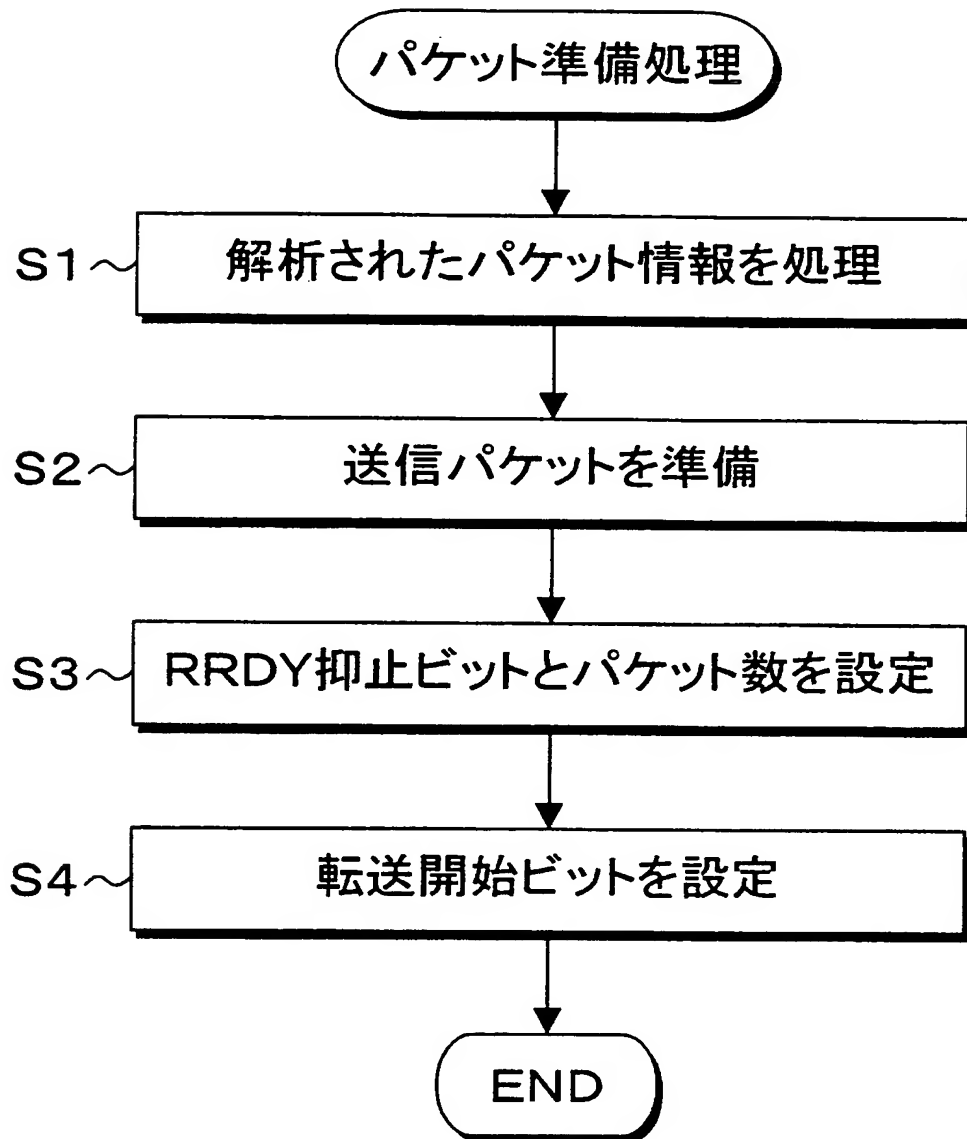
【図 31】

パケット転送中にホストから次のコマンド送信要求を抑止する図23の実施形態によるパケット転送制御のタイムチャート



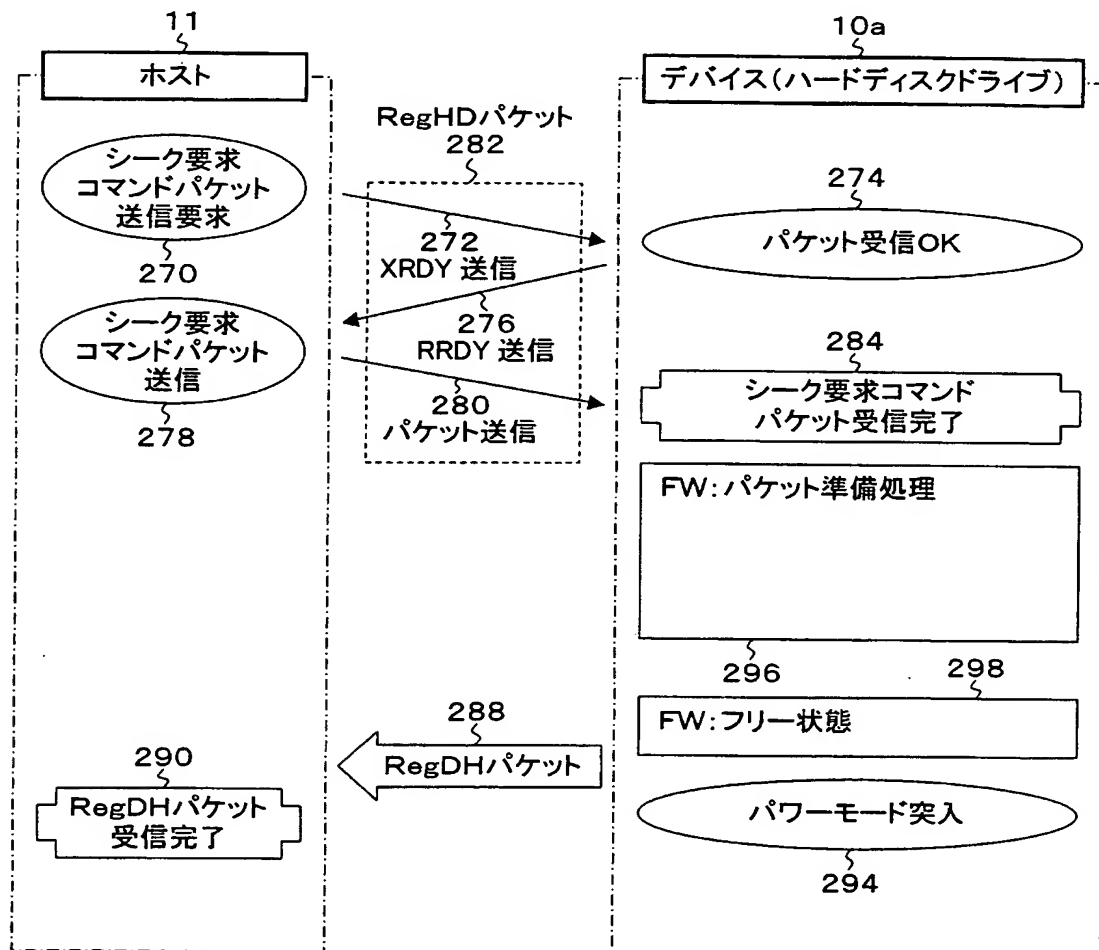
【図 3 2】

図31のデバイス側のファームウェアによるパケット準備処理のフローチャート



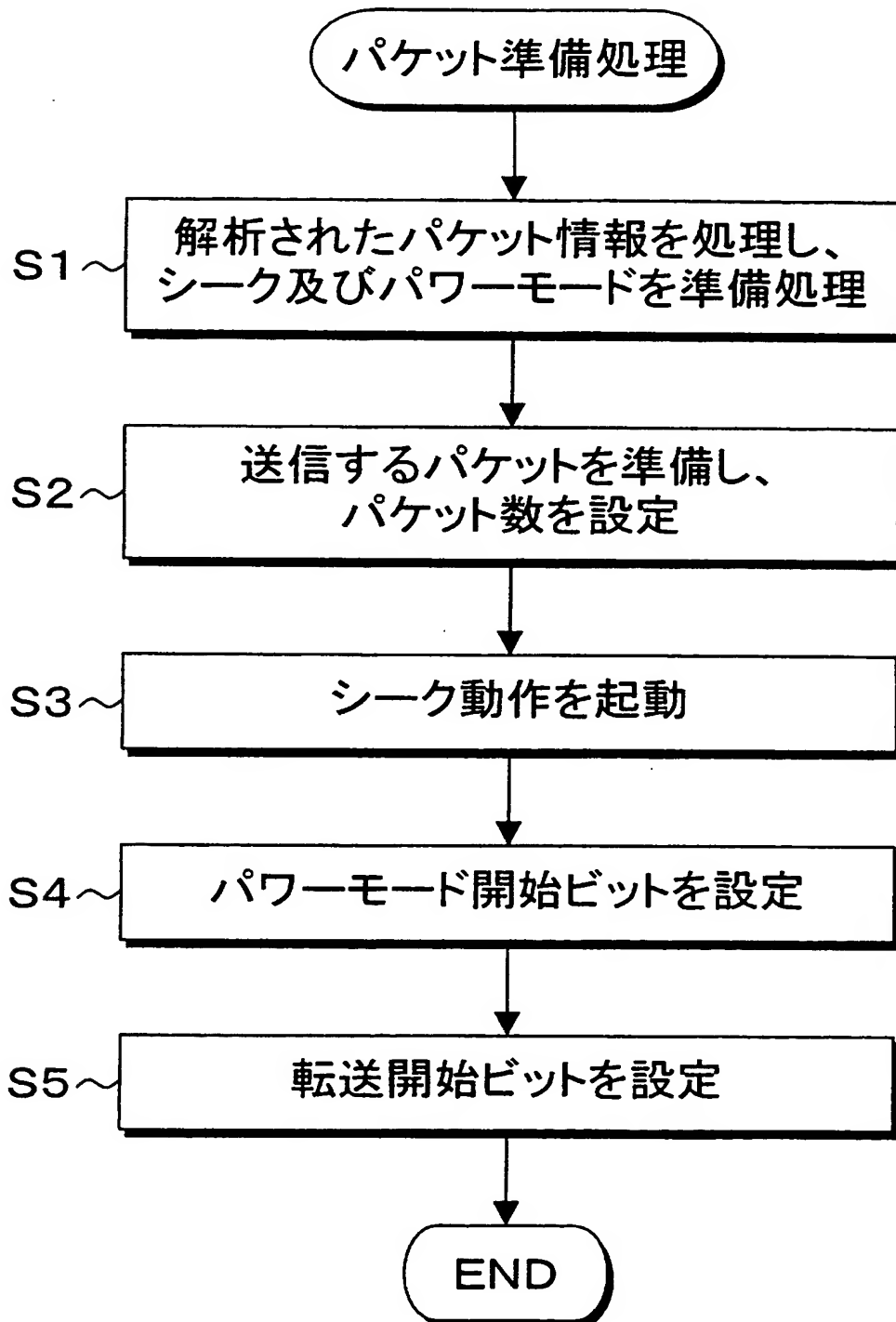
【図 33】

シーク要求コマンドに対する応答パケットの転送終了でパワーセーブモードに突入する
図23の実施形態によるパケット転送制御のタイムチャート

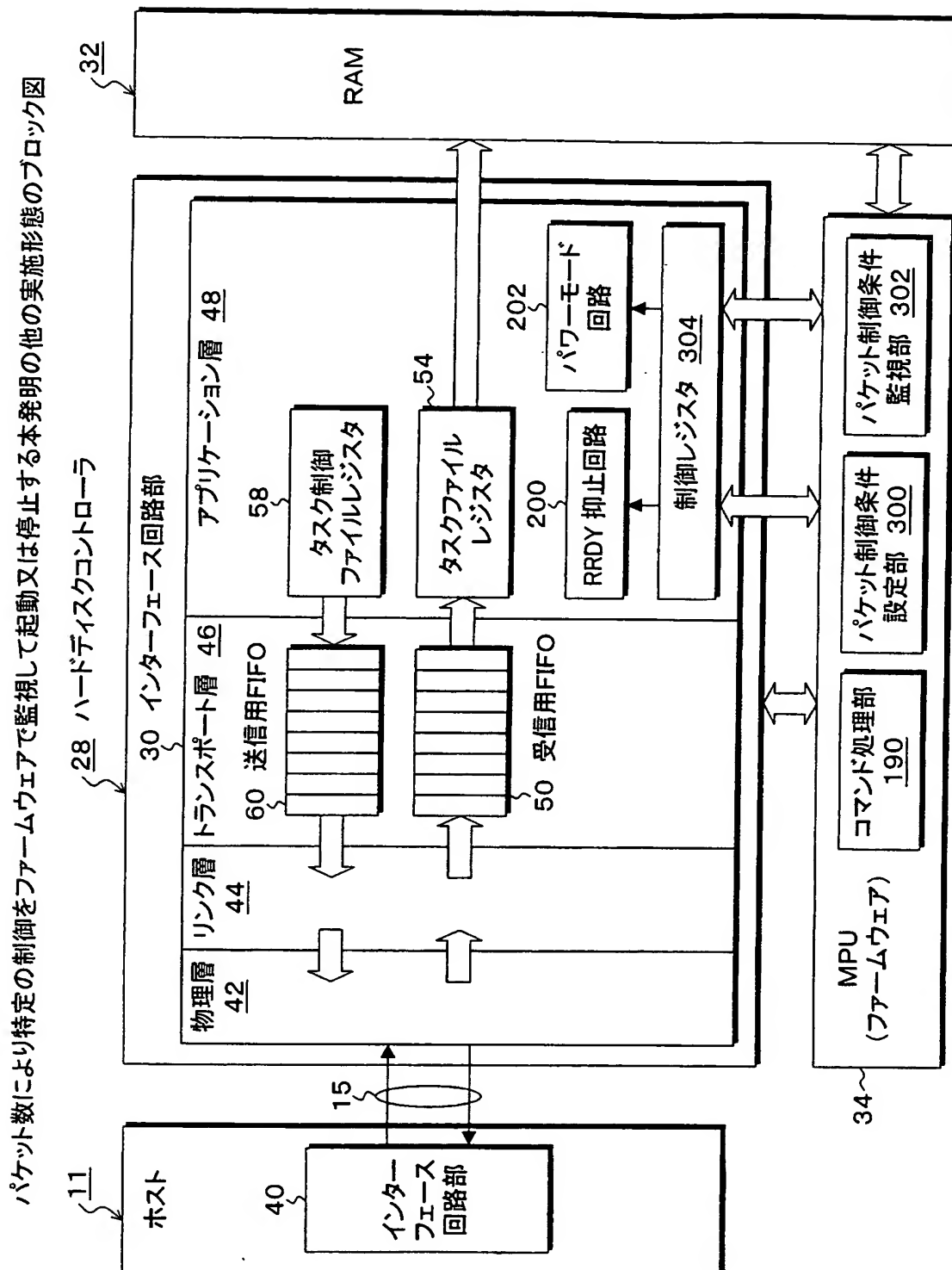


【図 34】

図33のデバイス側のファームウェアによるパケット準備処理のフローチャート

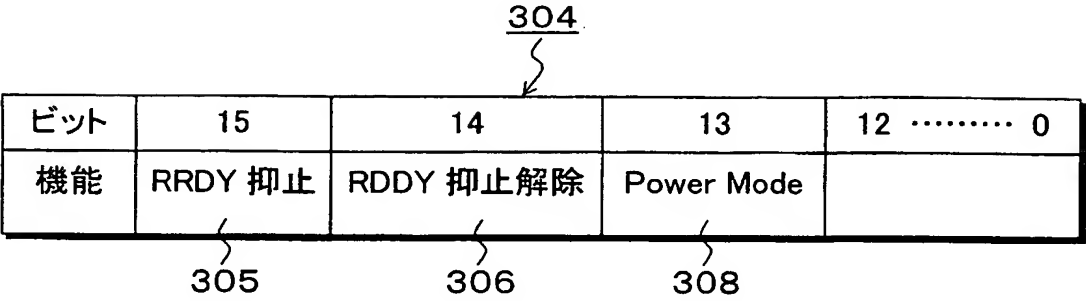


【図 35】



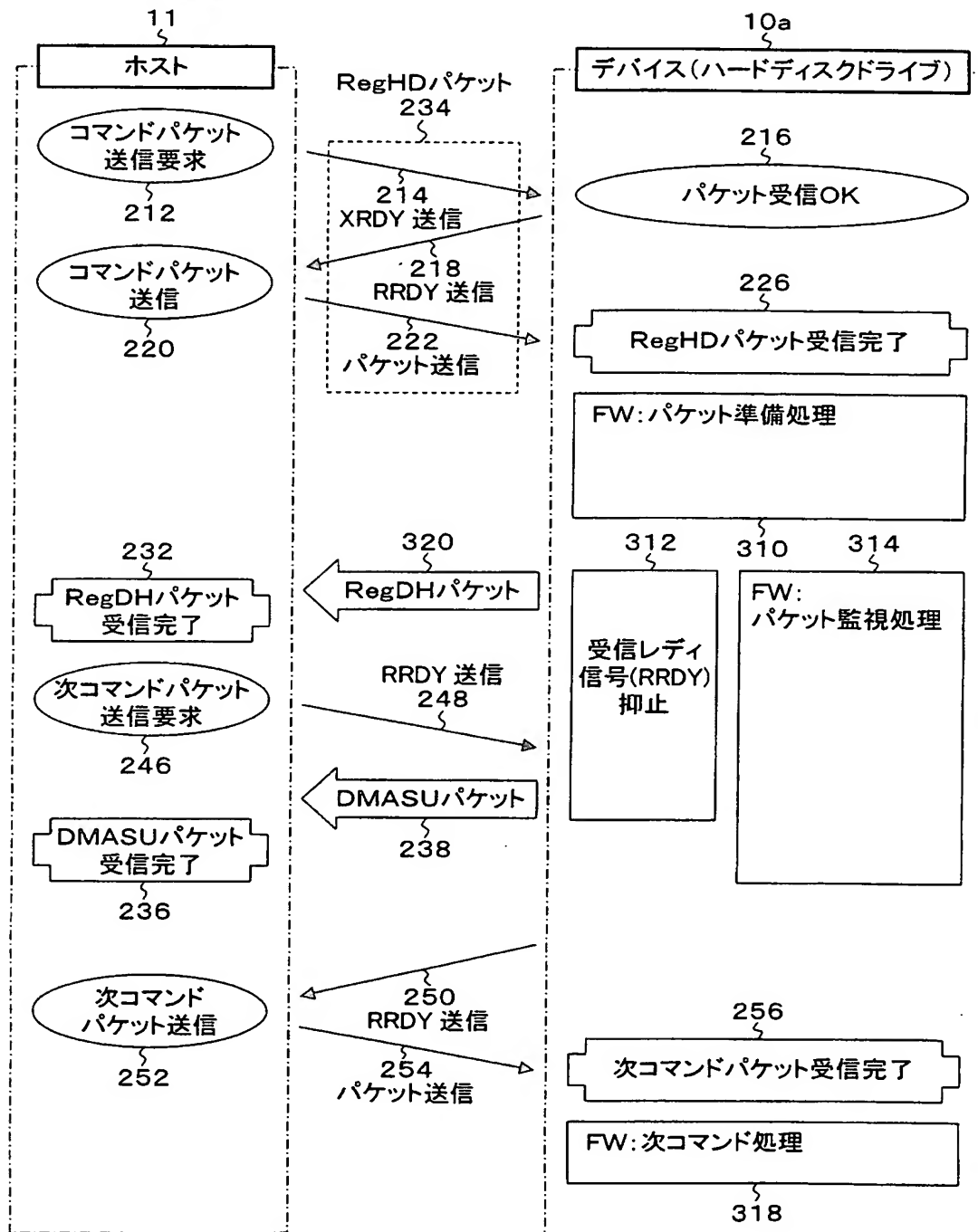
【図 3 6】

図35の実施形態で使用する制御レジスタの説明図



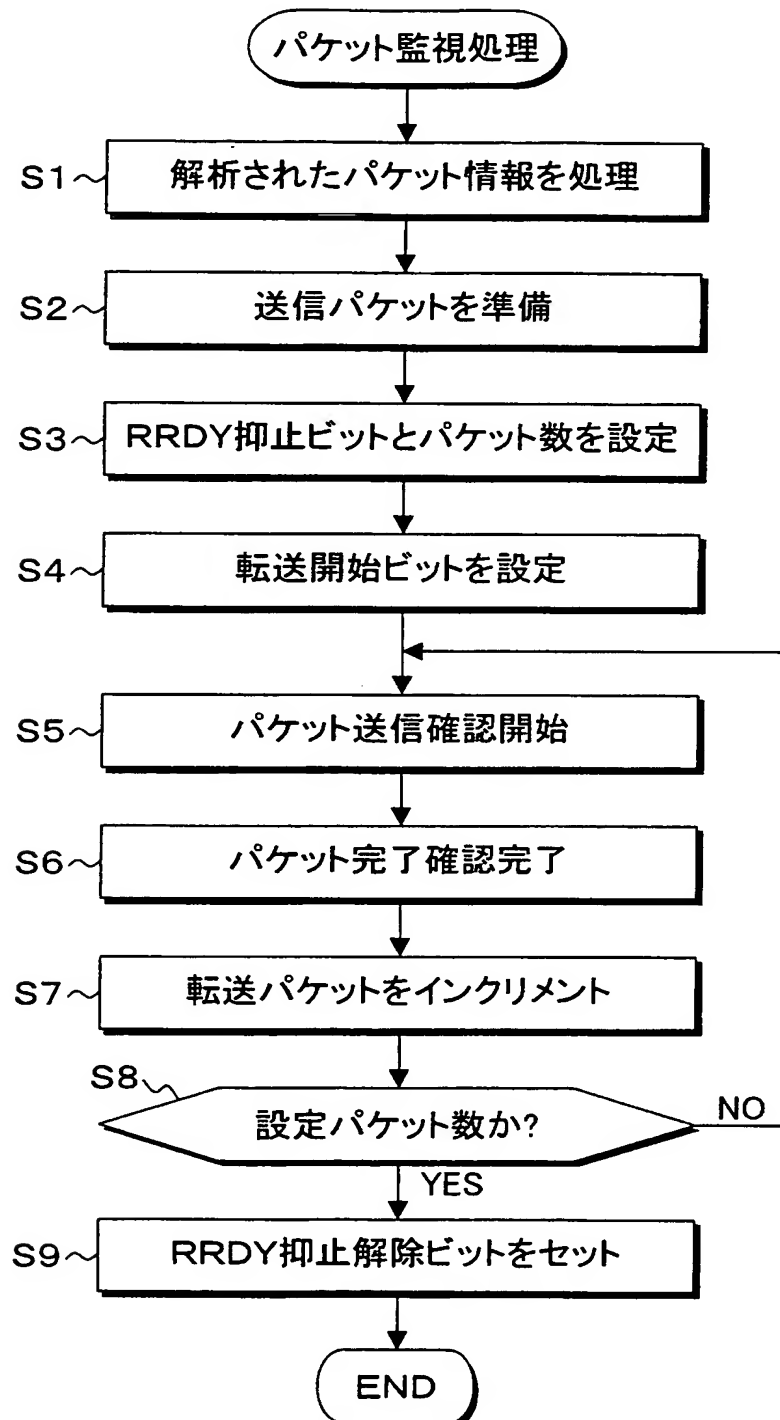
【図 37】

パケット転送中にホストから次のコマンド送信要求をファームウェアで監視して抑止する
図35の実施形態によるパケット転送制御のタイムチャート



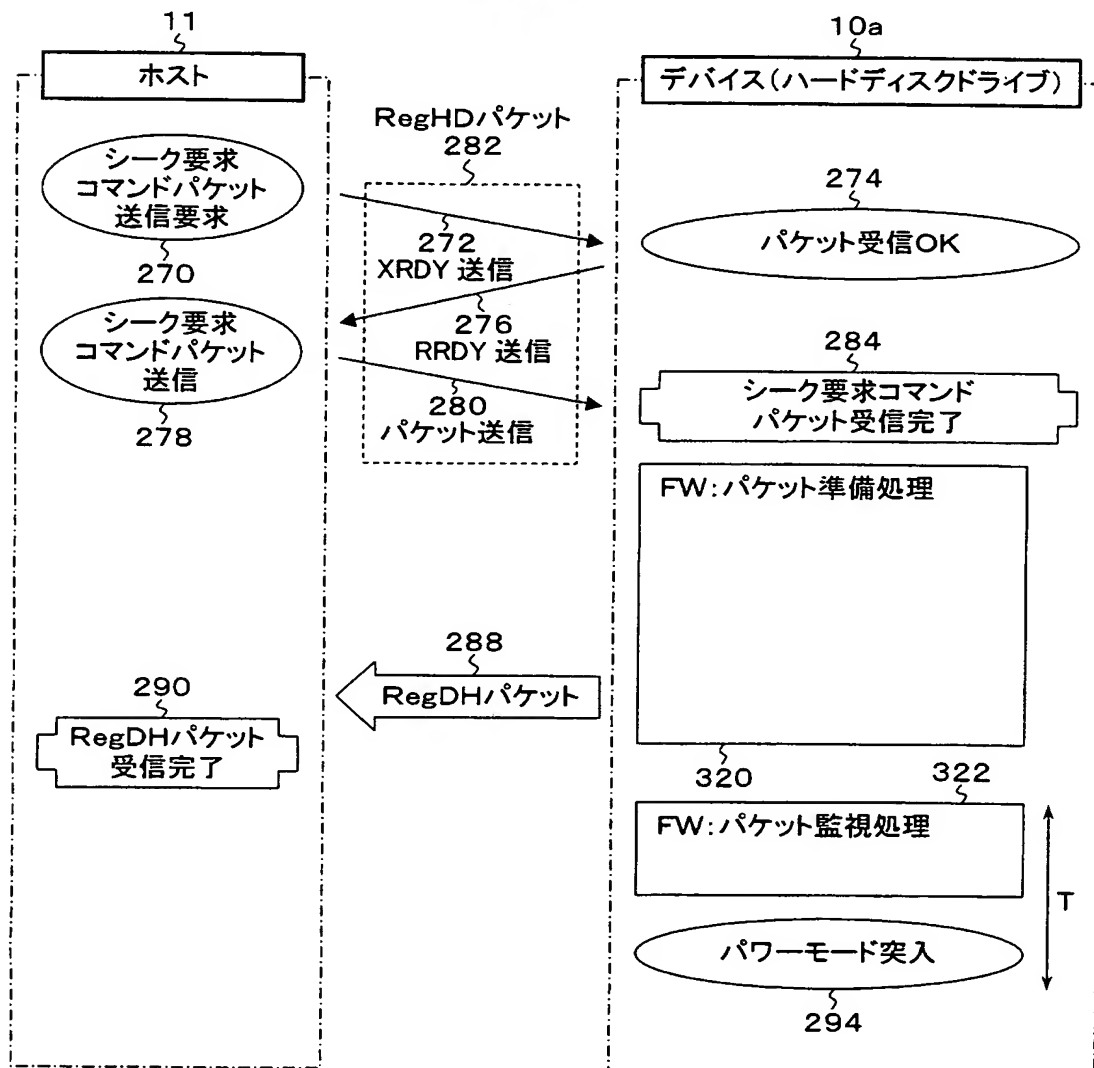
【図 38】

図37のファームウェアによるパケット監視処理のフローチャート



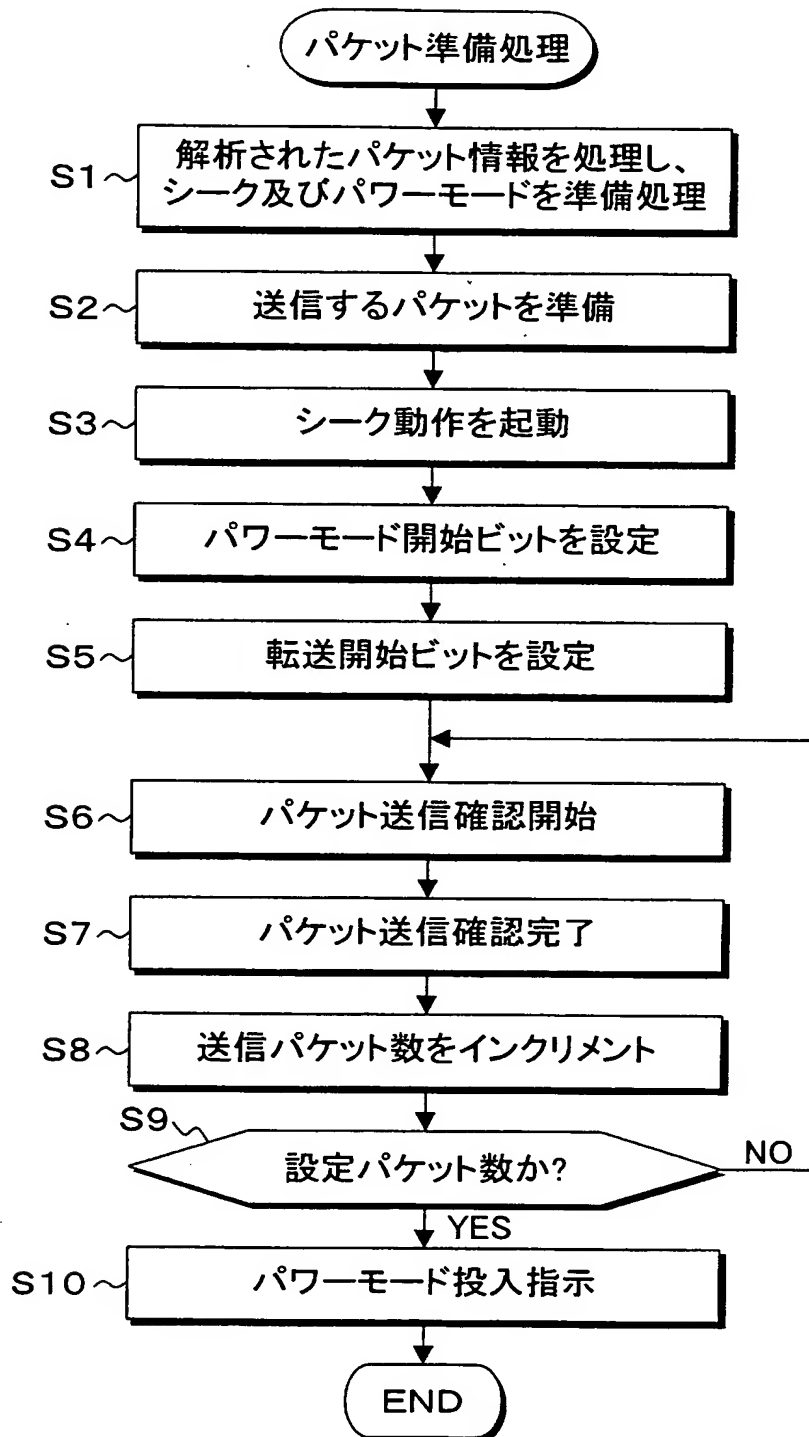
【図 39】

シーク要求コマンドに対する応答パケットの転送終了をファームウェアで監視してパワーセーブモードに突入する図23の実施形態によるパケット転送制御のタイムチャート



【図 40】

図39のファームウェアによるパケット準備処理のフローチャート



【書類名】 要約書**【要約】**

【課題】 データ転送中に実行中のコマンドをキャンセルすることなく次のコマンドを受け取れるようにする。

【解決手段】 デバイス用のインターフェース回路部 3 0 は、ホスト 1 1 との間でシリアル伝送によりコマンド及びデータをパケット形式により転送する。トランスポート層 4 6 に受信用 F I F O 5 0、コマンド検出回路 5 2 及び送信用 F I F O 6 0 を設け、アプリケーション層 4 8 に受信用のタスクファイルレジスタ 5 4 と送信用のタスク制御ファイルレジスタ 5 8 を設ける。データ転送中のパケットの区切り毎にホスト 1 1 から別のコマンドパケットを受信するための空き時間を生成する。データ転送中の空き時間にホスト 1 1 からコマンドパケットを受信すると、データ転送を一時停止して受信コマンドを解読してデータ転送継続かキャンセルかの処理を実行した後に、データ転送を再開する。

【選択図】

図 2

特願 2 0 0 3 - 3 3 4 9 8 6

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 2 2 3]

1. 変更年月日

1 9 9 6 年 3 月 2 6 日

[変更理由]

住所変更

住 所

神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号

氏 名

富士通株式会社